

دستور کار آزمایشگاه

مدارهای منطقی

تألیف: رضاعسکری مقدم، مهدی عظیمی پور

گروه علمی فناوری اطلاعات و ارتباطات

پیشگفتار

کتاب درس آزمایشگاه مدار منطقی به عنوان یک واحد درس عملی برای رشته مهندسی کامپیوتر با توجه به سرفصلهای این درس نوشته شده است و تمام آزمایشها به نحوی طراحی شده اند که بر روی بردهای آموزشی استاندارد موجود در مراکز آموزشی دانشگاه پیام نور قابل انجام می باشند. مطالب این کتاب در قالب سه فصل، دسته‌بندی گردیده و شامل یازده آزمایش می‌باشند. فصل اول شامل تاریخچه و مباحث تئوری مربوط به مدارهای دیجیتال می‌باشد و برای یادآوری و آمادگی دانشجویان تهیه شده است. مابقی کتاب نحوه انجام یازده آزمایش مختلف، در قالب دو فصل می‌باشد. از این تعداد، هشت آزمایش اول اصلی و سه آزمایش دیگر به صورت اختیاری می‌باشند. هشت آزمایش اول را در فصل دوم و سه آزمایش بعدی در فصل سوم قرار گرفته‌اند. پیشنهاد می‌شود این درس بصورت ده جلسه سه ساعته در طول یک ترم ارائه شده و آزمایش‌های فصل دوم حتماً انجام گردند.

در این مجموعه سعی شده است تا ضمن ارائه مسائل عملی هر آزمایش، جنبه های تئوری نیز تا حدودی مطرح شوند تا این کتاب بتواند به صورت مستقل مورد استفاده قرار گیرد. بنابراین توصیه می‌شود که دانشجویان قبل از انجام آزمایش‌ها مباحث تئوری فصل اول را مطالعه نمایند.

فهرست مطالب

عنوان	شماره صفحه
فصل اول - مدارهای مجتمع دیجیتال	۱
۱-۱ مقدمه	۱
۲-۱ تراشه	۲
۳-۱ خانواده‌های مدارهای مجتمع دیجیتال	۳
۴-۱ تکنولوژی GaAs	۵
۵-۱ روشهای نامگذاری مدارهای مجتمع دیجیتال	۵
۶-۱ روش خواندن شماره پایه‌های آی‌سی	۱۰
فصل دوم - آزمایشهای دیجیتال (۱)	۱۲
آزمایش ۱- بررسی گیت‌ها	۱۳
آزمایش ۲- طراحی جمع‌کننده‌ها	۲۰
آزمایش ۳- طراحی جمع‌کننده، تفریق‌گر موازی دوبیتی	۲۴
آزمایش ۴- پیاده‌سازی مدار ترکیبی با دیکدر	۲۶
آزمایش ۵- آشنایی با فلیپ‌فلاپها	۳۰
آزمایش ۶- طراحی شیفت رجیستر	۳۶
آزمایش ۷- بررسی عملکرد نمایشگر ۷ بخشی	۴۰
آزمایش ۸- طراحی شمارنده دودویی	۴۴
فصل سوم - آزمایشهای دیجیتال (۲)	۴۸
آزمایش ۹- پیاده‌سازی توابع منطقی با مولتی‌پلکسر	۴۹
آزمایش ۱۰- اندازه‌گیری حد پارازیت و مقادیر T_{PLH} و T_{PHL}	۵۳
آزمایش ۱۱- آشنایی با آی‌سی ۵۵۵	۵۷
پیوست	۵۹

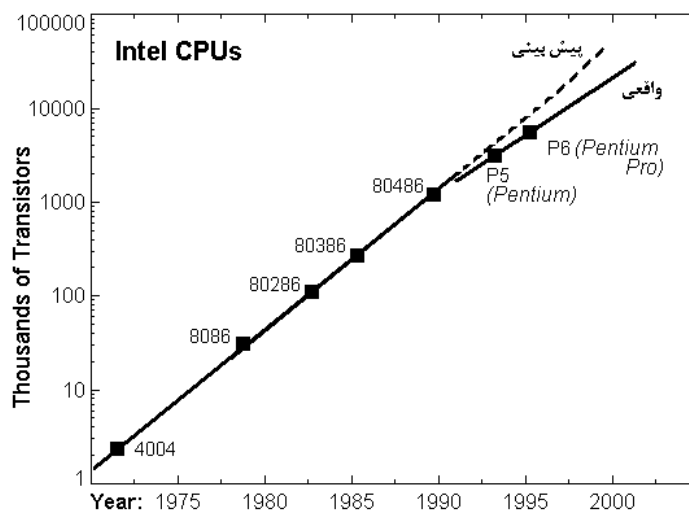
فصل اول

مدارهای مجتمع دیجیتال

۱-۱ مقدمه

اختراع ترانزیستور توسط ویلیام شاکلی، والتر براتین و جان باردین از شرکت Bell Telephone Laboratories توسعه مدارهای مجتمع را به دنبال داشت. اولین آی سی در اوایل سال ۱۹۶۰ معرفی شد و از آن هنگام تا کنون چهار نسل از آی سی ها، SSI (مجتمع سازی در مقیاس کوچک)، MSI (مجتمع سازی در مقیاس متوسط)، LSI، (مجتمع سازی در مقیاس بزرگ) و VLSI (مجتمع سازی در مقیاس بزرگ) پدید آمده اند. هم اکنون در آستانه ظهور نسل پنجم ULSI (مجتمع سازی در مقیاس ماوراء بزرگ) با پیچیدگی بیش از ۳ میلیون قطعه روی تنها یک تراشه آی سی قرار داریم.

روند فشرده سازی تراشه ها از قانون مور تبعیت میکند. طبق پیش بینی مور (از شرکت Intel) که در سال ۱۹۶۰ انجام شد، چگالی فشرده سازی بر روی تراشه های مدار مجتمع هر ۱۸ ماه دو برابر میشود. همانطور که در شکل (۱-۱) نشان داده شده است، این پیش بینی تا حد زیادی به واقعیت نزدیک بوده است. اما همانطور که در شکل نیز مشخص است، در سالهای اخیر این پیش بینی با واقعیت تا حدودی فاصله داشته است که علت آن را میتوان مسائل طراحی و آزمون تراشه ها در نظر گرفت.



شکل (۱-۱). روند رشد چگالی فشرده سازی مدارهای الکترونیکی و قانون مور

یک گیت NOT ساده را در نظر بگیرید. چنانچه ورودی Low باشد خروجی آن High خواهد بود و بالعکس. اما ساختار داخلی یک دریچه منطقی چگونه است؟ منظور از سطح منطقی Low چیست؟ جریان خروجی آی سی حداکثر تا چه اندازه می تواند باشد؟ حداکثر فرکانس موج ورودی چقدر می تواند باشد؟ عملکرد صحیح آی سی در چه محدوده دمایی است؟

پاسخ به سؤالات بالا و دهها سؤال دیگر تنها با بررسی مدار داخلی آی سی ها امکان پذیر است. مدار داخلی هر آی سی به تکنولوژی ساخت آن بستگی دارد. تکنولوژی ساخت دریچه های منطقی متنوع است و به مرور زمان تکمیل شده است. دریچه هایی که با تکنولوژی های مختلف ساخته می شوند، از نظر منطقی یکسانند و استفاده از آنها در مدارهای دیجیتالی یکسان خواهد بود. بعضی از عواملی که در ارزیابی و مقایسه دریچه ها با یکدیگر از نظر تکنولوژی های گوناگون مهم اند عبارتند از: سرعت، توان مصرفی، قیمت، حساسیت به نویز. برای انتخاب یک دریچه باید با توجه به کاربردی که مد نظر است و خصوصیات آن دریچه عمل کرد. مثلاً ممکن است برای کاربردی که نیاز به سرعت بالای مدار است، یک آی سی خاص انتخاب شود که سرعت بالایی دارد درحالی که توان مصرفی آن زیاد است.

۱-۲ تراشه

تراشه یا مدار مجتمع (که برابر فارسی chip یا آی سی Integrated circuit (IC به زبان انگلیسی است) به مجموعه ای از مدارات الکترونیکی اطلاق می گردد که با استفاده از مواد نیمه رسانا (عموماً سیلیکون همراه با میزان کنترل شده ای ناخالصی) در ابعادی کوچک (معمولاً کمتر از یک سانتی متر مربع) ساخته می شود. این مدارها معمولاً شامل دو یا سه نوع قطعه الکترونیکی می باشند. مقاومت، خازن و ترانزیستور از جمله المانهای الکترونیکی پر مصرف در ساخت مدارهای منطقی هستند. مهم ترین عنصر بکار رفته ترانزیستور می باشد. هر تراشه معمولاً حاوی تعداد بسیار زیادی ترانزیستور می باشد که با استفاده از فناوری پیچیده ای در داخل یک لایه از سیلیکن همگون و با ضخامتی یکنواخت و بدون خرابی تزریق شده اند. امروزه تراشه ها در اکثر دستگاه های الکترونیکی و بویژه رایانه ها در ابعادی گسترده بکار می روند. وجود تراشه ها مرهون کشفیات بشر درباره نیمه رساناها و پیشرفتهای سریع پیرامون آنها در میانه های سده بیستم می باشد.

در ساخت IC ها طراحان سعی می کنند تا حد امکان از ترانزیستور استفاده کنند. مثلاً بجای خازن از ترانزیستور در حالت بایاس معکوس استفاده می کنند. در جایی دیگر که مقاومت بزرگی نیاز دارند مثلاً در حد مگا اهم، باز از ترانزیستور استفاده می کنند. چون در حجمی که مقاومت می گیرد می توان چند ترانزیستور جای داد. بعضی از IC ها به گونه ای از لایه های سیلیکون

بهره می‌برند که می‌توانند حتی به عنوان حافظه مورد استفاده قرار گیرند نمونه‌ای از این ICها¹ PROM نام دارد که حافظه قابل برنامه‌ریزی فقط خواندنی نامیده می‌شوند. همانگونه که از اسم این نوع تراشه معلوم است فقط اطلاعات آن قابل خواندن است و امکان تغییرات در آن وجود ندارد از این نوع آی‌سی برای مدارات اصلی کامپیوتر نیز استفاده می‌شود. در بعضی مواقع از آن بعنوان حافظه فقط خواندنی که به آن ROM نیز می‌گویند، استفاده می‌شود.

۱-۳ خانواده مدارهای مجتمع دیجیتال

مدارهای دیجیتال بلااستثناء با آی‌سی‌ها ساخته می‌شوند. گیت‌های آی‌سی دیجیتال نه تنها بر اساس عمل منطقی‌شان بلکه با توجه به خانواده‌ای از مدارهای منطقی که به آنها تعلق دارند نیز دسته‌بندی می‌شوند. هر خانواده منطقی دارای مدار الکترونیکی پایه مختص به خود بوده و سایر توابع و مدارات پیچیده دیجیتال با استفاده از آنها ساخته می‌شوند. مدار پایه در هر خانواده، گیت NAND یا NOR است. قطعات الکترونیک به کار رفته در ساختمان مدارات پایه معمولاً جهت نام‌گذاری خانواده منطقی بکار می‌روند. انواع متفاوتی از خانواده‌های آی‌سی‌های دیجیتال در بازار موجودند که مشهورترین آنها در زیر لیست شده‌اند:

DRL: Diode-resistor logic	منطق دیود-مقاومت
RTL: Resistor-transistor logic	منطق مقاومت-ترانزیستور
DTL: Diode-transistor logic	منطق دیود-ترانزیستور
TTL: Transistor-transistor logic	منطق ترانزیستور-ترانزیستور
ECL: Emitter-coupled logic	منطق کوپلاژ-امیتر
MOS: Metal-oxid semiconductor	فلز اکسید-نیمه هادی
CMOS: Complementary metal-oxid semiconductor	فلز اکسید نیمه هادی مکمل

¹ Programmable Read Only Memory

در تکنولوژی ECL ترانزیستورها به حالت اشباع نمیروند، بنابراین این خانواده منطقی دارای کمترین تاخیر زمانی در مقایسه با خانواده های دیگر دارد و در سیستمهایی که نیاز به سرعت بالایی دارند مورد استفاده قرار میگیرند. اما از طرف دیگر، دارای حساسیت به نویز و توان تلفاتی بیشتری نسبت به دیگر خانواده های منطقی میباشند. توان بالاتر این خانواده به این علت است که مدار دائماً در حالت عبور جریان قابل توجهی می باشد.

اساس ساختمان دریچه های MOSFET، ترانزیستورهای MOSFET کانال N (تکنولوژی NMOS) و کانال P (تکنولوژی PMOS) می باشد. در تکنولوژی CMOS² هر دو نوع ترانزیستورهای P و N مشاهده می شود. ولتاژ تغذیه CMOS می تواند بین ۳ تا ۱۸ ولت تغییر کند و امپدانس ورودی آن نیز زیاد است. همچنین تکنولوژی CMOS دارای توان مصرفی پائینی میباشد و فرآیند ساخت آن از TTL ساده تر و چگالی فشرده سازی آن بالاتر می باشد. سرعت پایین تکنولوژی CMOS از معایب اساسی آن محسوب می شود.

همانطور که اشاره شد، یکی از معایب تکنولوژی CMOS، سرعت پائین آن می باشد. می توان دید که استفاده از گیت های BiCMOS می تواند روش موثری برای بالا بردن سرعت مدارهای VLSI باشد. از طرف دیگر، تکنولوژی CMOS دارای توانایی کمی برای تحریک بارها می باشد. بنابراین با بکار بردن ترانزیستور دوقطبی در خروجی می توان بار را با جریان بیشتری تحریک کرد. در کنار مزایای BiCMOS، این تکنولوژی معایبی نیز دارد که از جمله می توان به مراحل اضافی در فرآیند طراحی و ساخت، کم شدن تراکم عناصر داخل تراشه و در نتیجه هزینه بیشتر اشاره کرد.

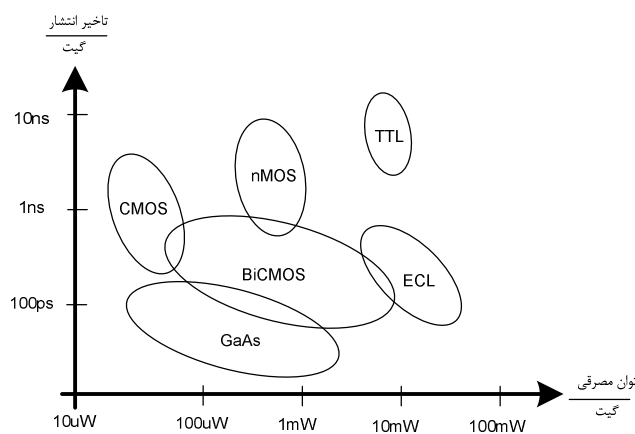
TTL امروزه یکی از متداول ترین خانواده های آی سی های دیجیتال می باشد که بطور گسترده ای در تولید انواع توابع دیجیتال بکار گرفته شده است. آی سی های TTL معمولاً با سری شماره های ۵۴۰۰ و ۷۴۰۰ شناخته می شوند. نوع اول محدوده گرمایی گسترده تری در عمل دارند و برای صنایع نظامی مناسبند، و گروه دوم دارای محدوده گرمایی کمتری بوده و در صنعت بکار می روند.

² Complementary MOS

۴-۱ تکنولوژی GaAs^3

به موازات توسعه تکنولوژی سیلیکون، نتایج قابل توجهی برای تکنولوژی مبتنی بر گالیوم آرسناید بدست آمده است. مزایایی چون قابلیت تحرک بسیار بالای الکترون در گالیوم آرسناید نسبت به سیلیکون، بهبود $1/4$ برابری در سرعت اشباع حاملها در GaAs در مقایسه با سیلیکون، پرازیت کمتر، خواص نوری-الکتریکی آن و نیز بهبود قابل توجه در توان مصرفی و مقاومت در برابر تشعشع، برتری قابل ملاحظه ای را در کارایی محصولات گالیوم آرسناید نشان میدهد. گالیوم آرسناید جایگزین سیلیکون نخواهد شد، اما در کنار سیلیکون بکار خواهد رفت تا نیازهای تکنولوژی مدارهای مجتمع با سرعت بالا را در بسیاری از سیستمهای جدید برآورده کند.

پیشرفتهای حاصل از لحاظ سرعت و توان در GaAs و تکنولوژیهای متداول سیلیکون را می توان با مراجعه به شکل (۲-۱) زیر ارزیابی نمود.



شکل (۲-۱). مقایسه تکنولوژی های مختلف ساخت مدارهای مجتمع از نظر توان و تأخیر انتشار

۵-۱ روشهای نامگذاری مدارهای مجتمع دیجیتال

همان طور که در بخشهای قبلی گفته شد، شرکت TEXAS INSTRUMENTS اولین آی سی TTL خود را با نام SN7400 روانه بازار کرد و پس از آن آی سی های TTL دیگری از جمله SN7401 ، SN7402 که توابع دیگری را پیاده سازی

میکردند، را در خط تولید خود قرار داد. پس از آن شرکتهای دیگری مانند Motorola ، National Semiconductor آیسیهای خود را تولید و تحت عنوانهای مشابهی نامگذاری کردند. نامهایی که برای خانواده TTL استفاده شده، معمولا با عدد ۷۴ شروع میشوند، لذا خانواده TTL به سری ۷۴ نیز معروف است. علائم اختصاصی شرکتهای سازنده در جدول ۱-۱ نشان داده شده است.

جدول (۱-۱). نام بعضی از شرکتهای سازنده و نام آیسیهای ساخته شده

نام شرکت سازنده	نام آی سی
Texas Instrument	SN7400
Toshiba	TC7400
Hitachi	HD7400
Goldstar	GD7400
Philips	N7400

در همین ایام برای تغییر دادن بعضی از مشخصات TTL مانند سرعت، توان مصرفی و ایمنی در مقابل نویز، تغییرات کوچک و بزرگی در طرح اولیه TTL داده شد، ولی چون شکل خارجی و روابط منطقی در این طرحها درست همانند خانواده اصلی TTL بود، لذا این طرحها را نیز تحت عنوان خانوادههای پیشرفته TTL نامیدند. خانواده TTL بر اساس توان مصرفی، سرعت و دیگر مشخصه ها به انواع مختلفی تقسیم می شوند که در جدول (۲-۱) علامت اختصاری آنها آورده شده است.

جدول (۲-۱). تقسیمبندی و نامگذاری انواع آیسیهای خانواده TTL

علامت اختصاری	سری TTL
Std	Standard TTL

Advanced Low-Power Schottky TTL	ALS
Advanced Schottky TTL	AS
Fast Schottky TTL	F
High-Power TTL	H
Low-Power TTL	L
Low-Power Schottky TTL	LS
Schottky TTL	S

این علائم اختصاری در شماره آی سی لحاظ می شود، مثلاً SN74Std192 یا SN74AS25 و یا N74LS00 سه آی سی مختلف از خانواده TTL هستند. بطور مثال آی سی SN74Std192 را در نظر بگیرید. مفهوم اعداد و حروف بکار رفته در نام آی سی در جدول (۳-۱) نشان داده شده است.

جدول (۳-۱). جزئیات نامگذاری آی سی SN74Std192

SN	74	Std	192
علامت اختصاصی شرکت سازنده	خانواده آی سی	نوع سری	نوع گیت
Texas Instrument	TTL	Standard TTL	شمارنده

در جدول (۴-۱) نیز انواع مختلف خانواده TTL از لحاظ سرعت و توان مصرفی مقایسه شده اند. در بعضی از کتب برای مقایسه و بررسی انواع خانواده های مدارهای مجتمع دیجیتال از حاصلضرب توان مصرفی در تأخیر انتشار استفاده می کنند. معمولاً هرچه توان مصرفی کمتر شود، تأخیر گیت بیشتر خواهد شد و این دو پارامتر در بیشتر حالات نسبت معکوس با هم دارند. همچنین افزایش سرعت گیت (یا کم شدن تأخیر انتشار) معمولاً باعث افزایش توان می گردد. افزایش توان در غالب سیستم ها مطلوب نمی باشد زیرا

علاوه بر اتمام سریعتر منبع تغذیه (مثلاً باتری)، باعث گرم شدن و بالا رفتن درجه حرارت آی سی نیز می گردد و ممکن است به آن آسیب رساند.

جدول (۴-۱). مقایسه انواع مختلف آی سی های خانواده TTL از نظر تأخیر انتشار و توان مصرفی

TTL series	switching time	Power consumption
	(nS) ^۵	(mW/gate) ^۴
Std	10	10
ALS	4	1
AS	1.5	22
F	2	4
H	6	22.5
L	33	1
LS	9	2
S	3	20

بنابراین مشاهده می کنید که اگرچه مثلاً نوع L مصرف انرژی خیلی کمی دارد، اما در مقابل کند است. هر طراح با توجه به نیازهای طرح، خانواده آی سی را به دلخواه انتخاب می کند.

از آنجایی که در مصارف نظامی از قطعات الکترونیکی با ضریب اطمینان بیشتر و تحمل درجه حرارت و رطوبت بالاتر بهره گرفته می شود، لذا خانواده های جدید که پایه ها و نوع شکل بسته بندی آنها کاملاً شبیه خانواده 74 است نیز معرفی شدند که در نامگذاری فقط دوشماره اول آن تغییر می کند. در جدول (۴-۱) جزئیات بیشتر قابل مشاهده است.

⁴ unloaded outputs at 1 KHz and a 50%duty cycle

⁵ output – load = $C_L = 50\text{pF}$, $R_L = 280\Omega$

جدول (۴-۱). خانواده‌های دیگر TTL که مصارف صنعتی و نظامی دارند.

خانواده	محدوده دمایی مجاز	نوع مصرف
۷۴	$0^{\circ}C \rightarrow +70^{\circ}C$	خانگی
۶۴	$-55^{\circ}C \rightarrow +85^{\circ}C$	صنعتی
۵۴	$-55^{\circ}C \rightarrow +125^{\circ}C$	نظامی

موضوع دیگری که می‌توان از روی نوشته‌های روی آی‌سی تشخیص داد، جنس روکش و نوع بسته‌بندی آن است که معمولاً به صورت یک حرف و دو حرف در سمت راست نام آی‌سی نوشته می‌شود. این حروف اختصاری در جدول (۵-۱) نشان داده شده‌اند.

جدول (۵-۱). حروف مربوط به نوع بسته‌بندی آی‌سی

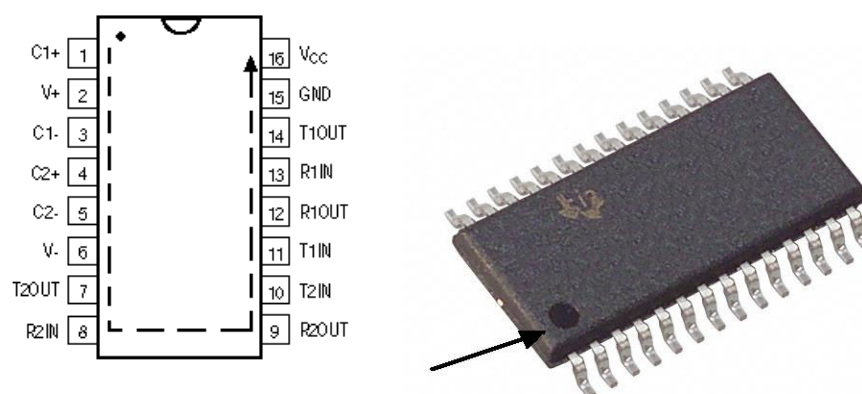
M	Metal	فلزی
P	Plastic	پلاستیکی
G	Glass	شیشه‌ای
C	Curamic	سرامیکی
Q	Quartz Window	با پنجره کوارتزی

به عنوان مثال آی‌سی SN74LS25P روکشی از جنس پلاستیک دارد.

قابل ذکر است که برای آی سی های CMOS نیز از روش نامگذاری مشابهی استفاده می شود با این تفاوت که شماره آی سی با عدد 4 یا 5 شروع می شود.

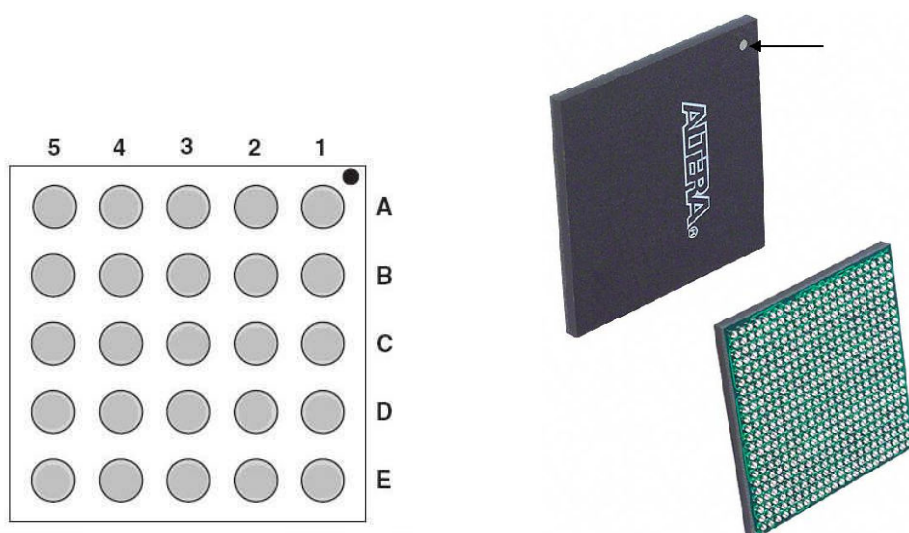
۱-۶ روش صحیح خواندن شماره پایه های آی سی ها

برای اینکه بتوانیم محل دقیق پایه های آی سی ها را در برد تشخیص دهیم باید با شکل شماره گذاری پایه ها آشنا شویم در این بخش توضیح مختصری در این رابطه داده شده است. در تمام آی سی ها نقطه شروع مشخص شده است این نقطه یا نشانه در صورتی که سطح آی سی تمیز باشد به راحتی قابل تشخیص می باشد. برای پیدا کردن شماره پایه ها باید در ابتدا نقطه روی آی سی را پیدا کنیم اگر به آی سی از زیر نگاه کنیم یا به عبارتی پایه های آی سی را ببینیم شماره گذاری طبق عکس می شود.



شکل (۱-۳). نحوه تشخیص شماره پایه های آی سی ها

برخی از آی سی ها و همچنین CPU ها دارای پایه از زیر نیز می باشند. نحوه شماره گذاری پایه ها هم به صورت ماتریسی مانند شکل زیر می باشد. از نقطه شروع به سمت پایین حروف انگلیسی قرار می گیرند و از نقطه شروع به سمت چپ اعداد هستند. در عکس زیر کاملاً مشخص شده که پایه های چگونه شماره گذاری شده اند



شکل (۴-۱). نحوه تشخیص شماره پایه‌های آی‌سی‌های پیچیده‌تر

برخی از حروف به علت اینکه تشابه شکلی با اعداد دارند در شماره گذاری قرار ندارند مانند:

I, O, Q, S, X, Z

اگر تعداد پایه های آی سی بیشتر از حروف انگلیسی بود، مجدداً از ابتدای حروف انگلیسی تکرار می شوند و برای اینکه با ردیف های اول اشتباه نشود، آن حروف دو بار نوشته می شود به عنوان مثال در آی سی CPU چون تعداد پایه ها بیشتر از حروف باقی مانده انگلیسی است بعد از ردیف Y ردیف AA قرار می گیرد.

فصل دوم

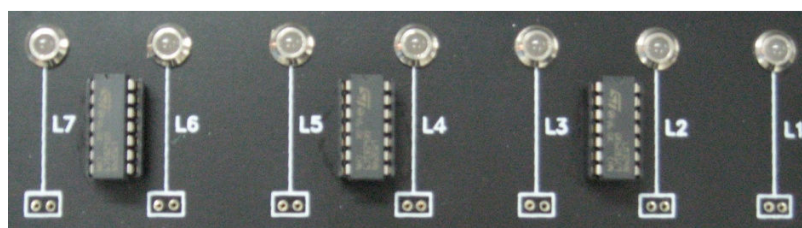
آزمایشهای دیجیتال (۱)

آزمایش ۱- قسمت اول

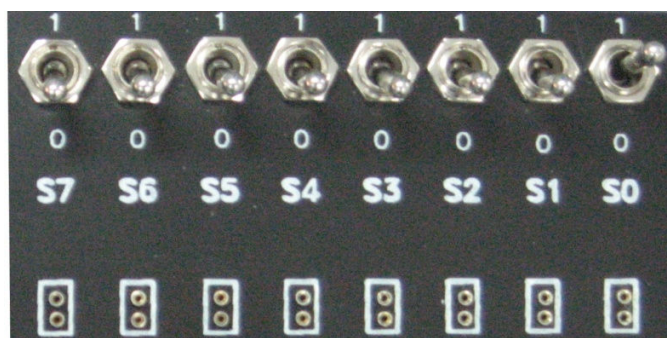
موضوع آزمایش: بررسی اجمالی گیت‌های OR، NAND و NOT

روش انجام آزمایش

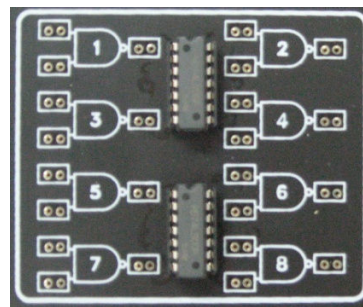
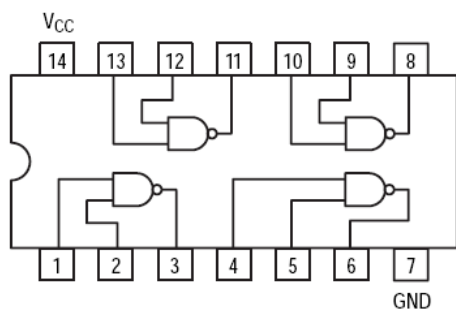
با استفاده از آی سی ۷۴۰۰ یک گیت NAND را ببندید. برای مشاهده خروجی می‌توانید از یک LED استفاده کنید. توجه کنید که برای محدود کردن جریان بایستی یک مقاومت ۲۲۰ اهمی با LED سری شود که در مدار میز کار آزمایشگاه این کار بصورت داخلی انجام شده است و دیگری نیازی به اضافه کردن آن نمی باشد. همچنین برای دادن ورودی ۰ و ۱ منطقی (۰ و ۵ ولت) به گیت می‌توانید از کلیدهای دیجیتالی استفاده کنید که قادر است ورودی صفر و یا یک را به مدار اعمال کند. از LEDهای موجود بر روی برد نیز برای دیدن خروجی‌های مدار استفاده نمایید. تمام حالت‌های مختلف ورودی را به مدار اعمال کرده و جدول درستی گیت NAND را تحقیق کنید. همین کار را برای گیت‌های NOT و NAND تکرار کنید.



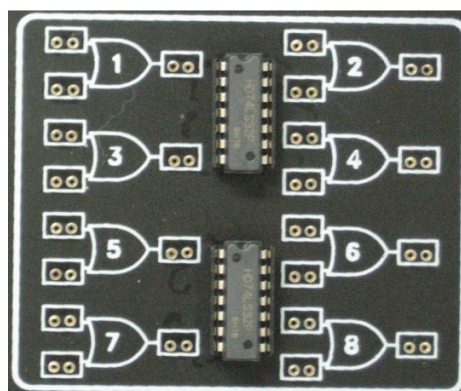
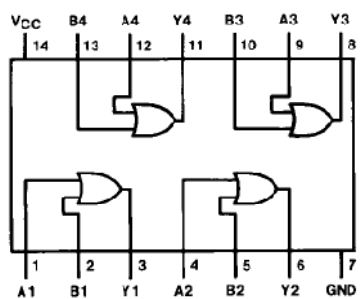
LEDهای موجود بر روی برد آزمایشگاه



سوئیچ‌های موجود بر روی برد آزمایشگاه



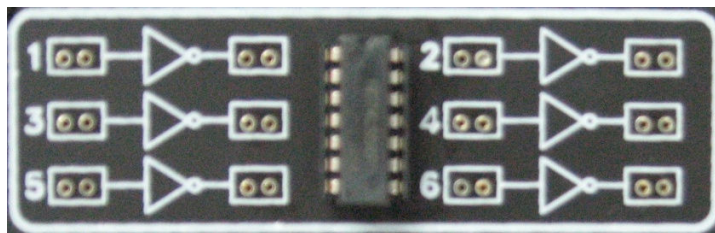
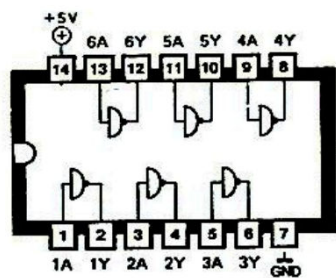
آسی گیت NAND و شکل آن بر روی برد آزمایشگاه



آسی گیت OR و شکل آن بر روی برد آزمایشگاه

جدول درستی گیت NAND و OR

ورودی		خروجی	
A	B	گیت OR	گیت NAND
0	0	؟	؟
0	1	؟	؟
1	0	؟	؟
1	1	؟	؟



آی سی گیت NOT و شکل آن بر روی برد آزمایشگاه

جدول درستی گیت NOT

ورودی	خروجی
A	
0	؟
1	؟

پرسش:

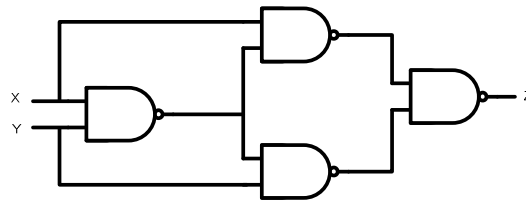
در مورد اندازه مقاومت سری با LED بحث کنید.

آزمایش ۱- قسمت دوم

موضوع آزمایش: طراحی گیت XOR

مباحث تئوری

نحوه پیاده سازی گیت XOR توسط چهار گیت NAND در شکل زیر نشان داده شده است. همانطور که در جدول درستی مدار نیز نشان داده شده است، نحوه عملکرد مدار درست مانند یک گیت XOR می باشد.



$$Z = X \cdot Y' + X' \cdot Y$$

روش انجام آزمایش

با استفاده از آی سی ۷۴۰۰ که شامل چهار گیت NAND می باشد، مدار یک XOR را پیاده سازی کرده، جدول درستی گیت XOR را تحقیق کنید. همانند آزمایشهای قبلی می توانید از کلیدهای دیجیتالی در ورودی و برای مشاهده خروجی از LED استفاده کنید.

جدول درستی گیت XOR

ورودی		خروجی
A	B	
0	0	؟
0	1	؟
1	0	؟
1	1	؟

پرسش

(۱) چگونه میتوان با استفاده از گیت‌های NAND، یک گیت OR طراحی کرد؟

(۲) با چه تغییراتی میتوان گیت XOR را به یک گیت معکوس کننده و یا بافر تبدیل کرد؟

آزمایش ۱- قسمت سوم

موضوع آزمایش: طراحی مدار رای گیری سه نفره

مبامث تئوری

میخواهیم مداری طراحی کنیم که رای اکثریت را با روشن کردن یک LED نمایش دهد. جدول درستی مربوطه در زیر نشان داده شده است.

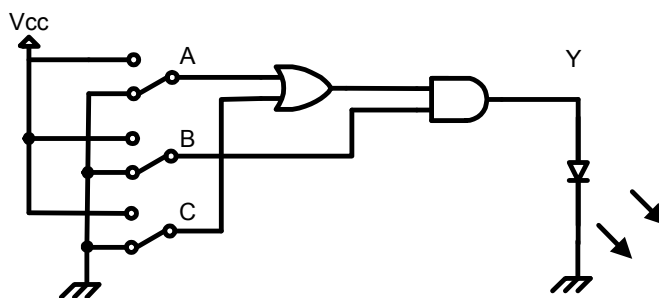
ورودی			خروجی
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

سپس با استفاده از جدول کارنو عبارت خروجی را بدست می آوریم:

$$Y=B(A+C)$$

روش انجام آزمایش

با استفاده از گیت‌های منطقی مدار مربوط به رابطه بالا را ببندید. سپس با دادن ورودی‌های مناسب، جدول زیر را تکمیل نمایید و نتایج را با نتایج تئوری مقایسه نمایید.



ورودی			خروجی
A	B	C	Y
0	0	0	؟
0	1	1	؟
0	1	0	؟
1	0	1	؟
1	1	0	؟

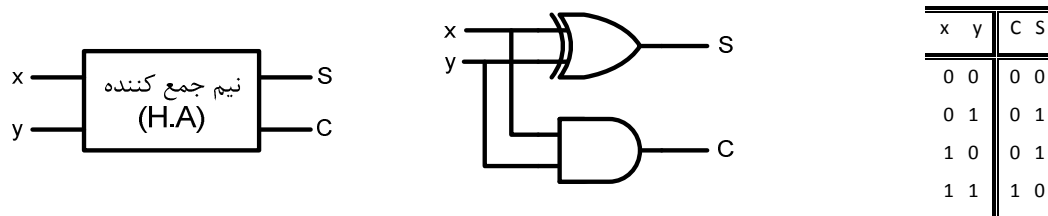
موضوع آزمایش: پیاده سازی نیم جمع کننده و تمام جمع کننده

وسایل و المانهای مورد نیاز: منبع تغذیه، بردبرد، آی سی ۷۴۸۶ و ۷۴۰۰

مباحث تئوری

مدارهای منطقی در سیستمهای دیجیتال میتوانند ترکیبی و یا ترتیبی باشند. یک مدار ترکیبی متشکل از تعدادی گیت منطقی است که خروجی آنها در هر لحظه مستقیماً بوسیله ورودیهای همان لحظه معین میشود و به ورودیهای قبلی بستگی ندارد. در واقع هدف از این بخش آشنایی با نحوه طراحی مدارهای ترکیبی و مشاهده عملکرد آنها می باشد. در این بخش ابتدا به طراحی مدار نیم جمع کننده و سپس به طراحی مدار تمام جمع کننده خواهیم پرداخت. مدار ترکیبی بعدی، جمع کننده-تفریقگر دودویی موازی خواهد بود.

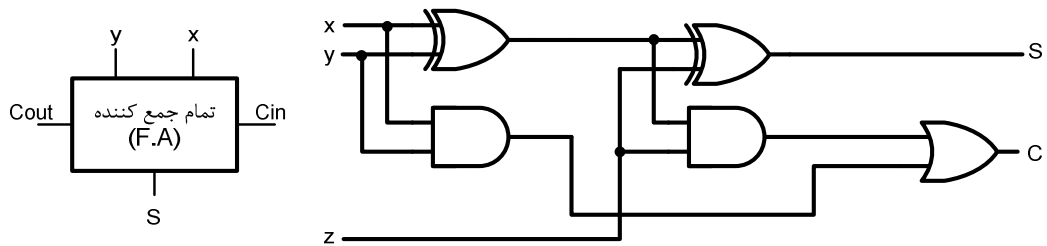
نیم جمع کننده: در یک نیم جمع کننده، مدار دارای دو ورودی مضاف و مضاف الیه میباشد، حاصلجمع و بیت نقلی میباشد. در اینجا دو سمبل x و y برای دو ورودی و سمبلهای S (مجموع) و C (رقم نقلی) را برای خروجیها در نظر گرفته ایم. جدول درستی و دیاگرام منطقی یک نیم جمع کننده در شکل زیر نشان داده شده است.



در یک نیم جمع کننده داریم:

تمام جمع کننده

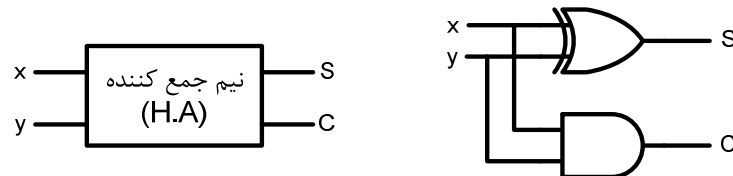
تمام جمع کننده عبارتست از یک مدار ترکیبی که قادر است سه رقم ورودی را با یکدیگر جمع کند، بطوریکه دو متغیر x و y ورودی هایی هستند که قرار است با یکدیگر جمع شوند و ورودی سوم، z ، رقم نقلی حاصل از جمع ستون مرتبه پائین تر است. همانند نیم جمع کننده، مدار دارای دو خروجی S و C میباشد. جدول درستی و دیاگرام منطقی یک تمام جمع کننده در شکل زیر نشان داده شده است.



x	y	z	C	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

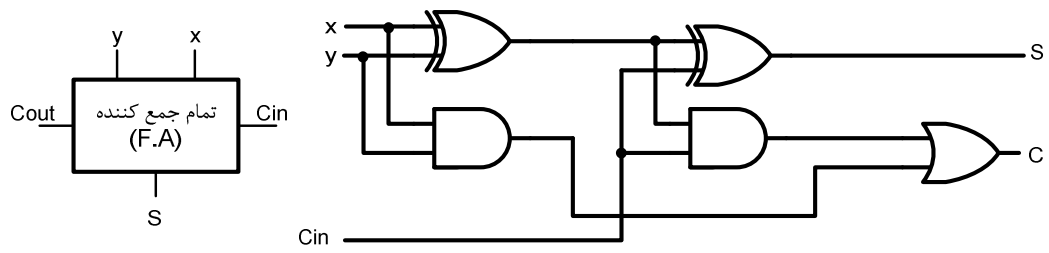
روش انجام آزمایش

(۱) با استفاده از آی سی ۷۴۸۶ (گیت XOR) و ۷۴۰۰ (گیت NAND) مدار یک نیم جمع کننده را که در بخش مقدمه توضیح داده شده است را پیاده سازی کرده و جدول درستی آن را تکمیل کنید.



ورودی		خروجی	
A	B	بیت نقلی (C)	حاصل جمع (S)
0	0		
0	1		
1	0		
1	1		

(۲) با استفاده از آی سی ۷۴۸۶ (گیت XOR)، ۷۴۰۰ (گیت NAND) و ۷۴۳۲ (گیت OR) مدار یک تمام جمع کننده را بر روی بردبورد پیاده سازی کرده و نتایج عملی بدست آمده را به ازای ورودی های مشخص شده در جدول زیر بدست آورید.



ورودی			خروجی	
A	C	B	بیت نقلی (C)	حاصل جمع (S)
0	1	0		
0	1	1		
1	0	0		
1	1	1		
1	1	0		
0	0	0		

آزمایش ۳

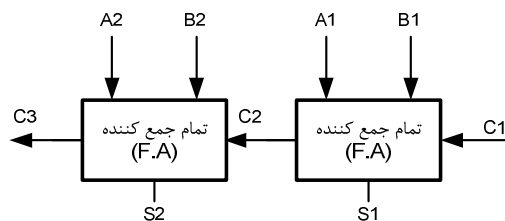
موضوع آزمایش: پیاده سازی جمع کننده و تفریقگر موازی دو بیتی

وسایل و المانهای مورد نیاز: منبع تغذیه، بردبرد، آی سی ۷۴۸۶، ۷۴۰۰، ۷۴۳۲

مبامث تئوری

جمع کننده دودویی موازی

یک جمع کننده دودویی عبارتست از یک مدار دیجیتال که حاصل جمع حسابی دو عدد دودویی را بصورت موازی تولید میکند و شامل تمام جمع کننده هایی است که بصورت متوالی بسته شده اند و خروجی نقلی هر تمام جمع کننده به ورودی نقلی تمام جمع کننده بعدی متصل میشود. در شکل زیر شماتیک یک مدار جمع کننده دو بیتی موازی نشان داده شده است.

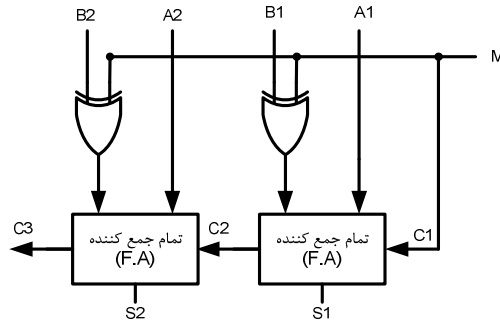


جمع کننده-تفریق گر دودویی

همانطور که می دانید تفریق اعداد دودویی را میتوان با استفاده از مکمل اعداد بفرم ساده تری انجام داد. تفریق $A-B$ را میتوان با گرفتن مکمل ۲ برای B و جمع آن با A بدست آورد. مکمل ۲ هم بنوبه خود از مکمل ۱ و جمع ۱ با کم ارزشترین بیت بدست می آید. بنابراین مدار تفریق گر $A-B$ متشکل شده است از جمع کننده موازی با معکوس کننده هایی در هر ورودی داده B مربوط به تمام جمع کننده. برای بدست آوردن مکمل ۲ در عمل تفریق، رقم نقلی ورودی بایستی ۱ باشد. اگر $A \geq B$ باشد، حاصل عمل فوق همان $A-B$ خواهد بود و اگر $A < B$ باشد، حاصل مکمل ۲ $B-A$ خواهد بود.

در نتیجه اعمال جمع و تفریق میتوانند در یک مدار مشترک ترکیب شوند. این کار با بکارگیری OR انحصاری برای جمع کننده تحقق می یابد. مدار جمع کننده-تفریق گر دودویی در شکل ۰۰ نشان داده شده است. در مدار زیر، ورودی M نوع عمل را کنترل میکنند. وقتی $M=0$

باشد، مدار یک جمع کنند و وقتی $M=1$ باشد، مدار یک تفریقگر خواهد بود. هر OR انحصاری ورودی M و یکی از ورودی ها، مثل B را دریافت میکند. وقتی $M=0$ باشد، داریم $B \oplus 0 = B$. وقتی $M=1$ باشد داریم $B \oplus 1 = \bar{B}$ و $C=1$ در نتیجه ورودیهای B تماماً مکمل شده و مدار عمل جمع A بعلاوه مکمل دو B را انجام میدهد.



روش انجام آزمایش

با استفاده از دو تمام جمع کننده یک بیتی و دو گیت XOR، یک مدار جمع کننده-تفریقگر را پیاده سازی کنید و با تغییر مقدار سیگنال کنترلی M ، عمل جمع و تفریق را به ازای مقادیر داده شده در جدول انجام داده و جدول را تکمیل نمایید. توجه کنید که X همان عدد دو بیتی A_1 و A_2 و Y عدد دو بیتی B_1 و B_2 میباشد.

X	Y	حاصل جمع	C_{out}	حاصل تفریق	C_{out}
۳	۱				
۲	۰				
۳	۳				

تحقیق

- یکی از معایب جمع کننده های موازی، تاخیر انتشار بیت نقلی میباشد. برای از بین بردن این مشکل، مداری را ارائه دهید و آن را با جمع کننده موازی مقایسه کنید.

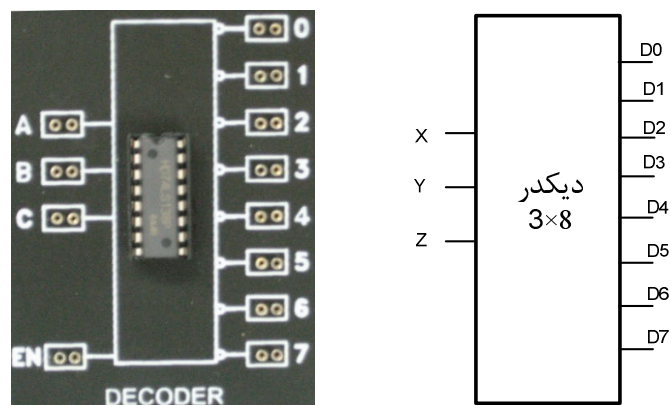
آزمایش ۴- قسمت اول

موضوع آزمایش: آشنایی با دیکدر 3×8

وسایل و المانهای مورد نیاز: منبع تغذیه، بردبرد، آی سی ۷۴۱۳۸

مباحث تئوری

یک دیکدر عبارتست از یک مدار ترکیبی که اطلاعات دودویی را از طریق n خط ورودی دریافت نموده و آنها را حداکثر به 2^n خط خروجی منحصر بفرد تبدیل می نماید. به عنوان مثال اگر $XYZ=101$ باشد، D_5 یک شده و دیگر خطوط صفر خواهند بود.



یک دیکدر با استفاده از n متغیر ورودی، 2^n مینترم را تولید میکند. چون هر تابع بول میتواند بصورت مجموع مینترم ها بیان شود، لذا میتوان با استفاده از یک دیکدر مینترم ها را تولید کرد و بوسیله یک گیت OR مجموع آنها را تشکیل داد. با استفاده از این روش هر مدار ترکیبی با n ورودی و m خروجی میتواند بوسیله یک دیکدر n به 2^n و m گیت OR پیاده سازی کرد.

روش انجام آزمایش

آی سی ۷۴۱۳۸ یک دیکدر 3×8 می باشد. با مطالعه دیتابوک آی سی و با اعمال ورودیهای مناسب، جدول زیر را تکمیل کنید.

برای مشاهده خروجیها میتوانید از LED استفاده کنید.

CBA	Y_0 Y_1 Y_2 Y_3 Y_4 Y_5 Y_6 Y_7
000	
010	
100	
101	
110	

آزمایش ۴- قسمت دوم

موضوع آزمایش: پیاده سازی تمام جمع کننده با استفاده از دیگر

وسایل و المانهای مورد نیاز: منبع تغذیه، بردبرد، آی سی ۷۴۱۳۸ و ۷۴۱۳۲

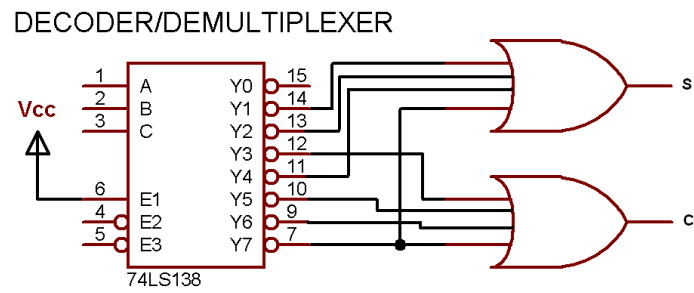
مباحث تئوری

همانطور که در مقدمه نیز اشاره شد، با استفاده از دیگر میتوان مینترم ها رو تولید کرد و بوسیله گیت OR مجموع آنها را تشکیل داد. در این آزمایش میخواهیم یک تمام جمع کننده را با استفاده از دیگر پیاده سازی کنیم. در یک تمام جمع کننده داریم:

چون مدار دارای سه ورودی و مجموعاً ۸ مینترم است، لذا به یک دیگر 3×8 نیاز داریم. با استفاده از یک دیگر 3×8 و گیتهای OR مدار یک تمام جمع کننده را پیاده سازی کنید و با دادن ورودیها مختلف صحت عملکرد آن را بررسی کنید.

روش انجام آزمایش

با استفاده از دیگر ۷۴۱۳۸ و آی سی ۷۴۳۲، مدار زیر را ببندید و با اعمال ورودیهای مناسب، جدول زیر را کامل کنید.



ورودی			خروجی	
A	B	C (بیت نقلی ورودی)	بیت نقلی خروجی (C)	حاصل جمع (S)
0	0	1		
0	1	1		
1	0	0		
1	1	1		

پرسش

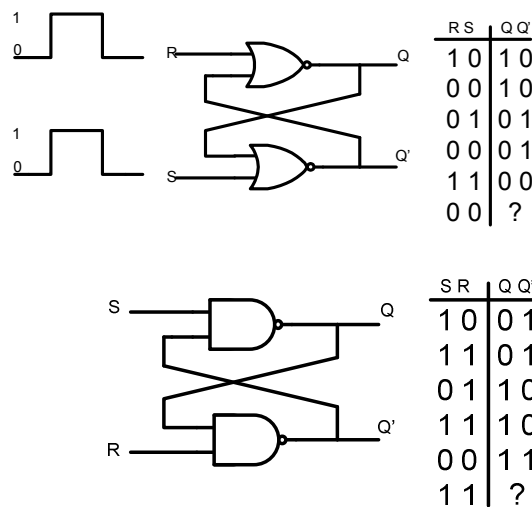
(۱) چگونه میتوان با استفاده از چهار دیکدر 3×8 دارای ورودی توانا ساز و یک دیکدر 2×4 ، یک دیکدر 5×32 را پیاده سازی نمود؟

آزمایش ۵- قسمت اول

موضوع آزمایش: آشنایی با لچها و فلیپ فلاپها

مباحث تئوری

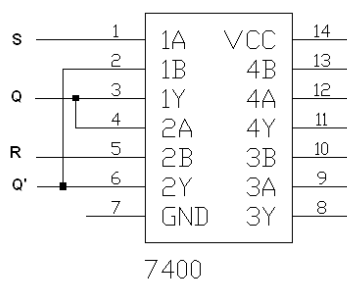
مدار یک لچ SR در شکل زیر نشان داده شده است. این مدار دارای دو خروجی Q و Q' و دو ورودی S و R میباشد که به ترتیب حروف اول کلمات ست (نشاندن) و ری ست (بازنشاندن) هستند. در شکلهای ۰ و ۰ مدار یک لچ با استفاده از دو گیت NOR و دو گیت NAND نشان داده شده است. یک لچ دارای دو وضعیت قابل استفاده است. وقتی $Q=1$ و $Q'=0$ باشد، لچ در حالت نشاندن (یا ۱) و زمانی که $Q=0$ و $Q'=1$ باشد، در حالت بازنشاندن (یا ۰) است. خروجی های Q و Q' مکمل یکدیگر هستند و به ترتیب خروجی طبیعی و خروجی مکمل نام دارند. بکار بردن ۱ در ورودی S باعث میشود که لچ به حالت ۱ برود. همچنین بکار بردن ۱ در ورودی R باعث میشود که لچ به حالت ۰ برود. جدول درستی لچ SR در شکل زیر نشان داده شده است.



روش انجام آزمایش

با استفاده از آی سی ۷۴۰۰ (گیت NAND) مدار یک لچ SR را پیاده سازی کرده و با اعمال ورودیهای مختلف جدول درستی آن را تحقیق

کنید.



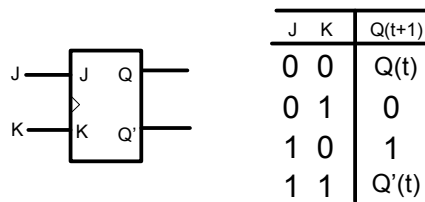
SR	Q	Q'
10		
11		
01		
11		
00		
11		

آزمایش ۵- قسمت دوم

موضوع آزمایش: فلیپ فلاپ JK

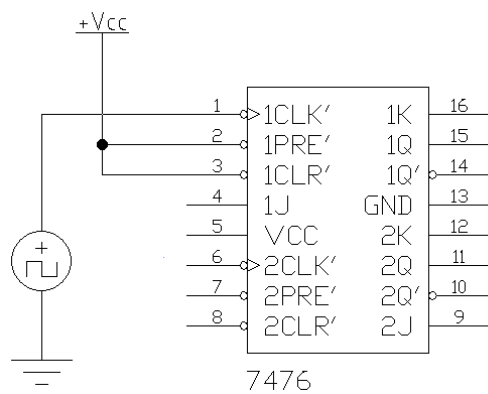
مباحث تئوری

سمبل گرافیکی و جدول تحریک یک فلیپ فلاپ JK در شکل زیر نشان داده شده است.



روش انجام آزمایش

آی سی ۷۴۷۶ شامل دو فلیپ فلاپ JK حساس به لبه مثبت می باشد که می توانند به صورت مجزا مورد استفاده قرار بگیرند. این آی سی شامل دو پایه *Preset* و *Reset* می باشد که در مد نرمال بایستی در وضعیت High باشند. بعد از مطالعه مشخصات مربوط به آی سی، مدار را بسته و با اعمال ورودیهای مناسب، جدول حالت آن را تکمیل کنید.



1J 1K	1Q	1Q'
-------	----	-----

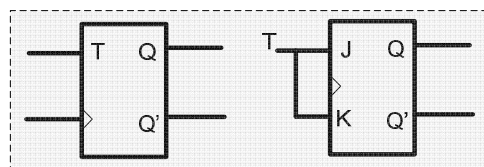
10		
01		
00		
11		

آزمایش ۵- قسمت سوم

موضوع آزمایش: فلیپ فلاپ T

مباحث تئوری

سمبل گرافیکی و جدول تحریک یک فلیپ فلاپ T در شکل زیر نشان داده شده است. با توجه به جدول مشخصه در می یا بیم وقتی که $T=1$ است، حالت فلیپ فلاپ مکمل میشود و هنگامی که $T=0$ است، فلیپ فلاپ تغییر حالت نمی دهد و بدون تغییر باقی می ماند.



T	Q(t+1)
0	Q(t)
1	Q'(t)

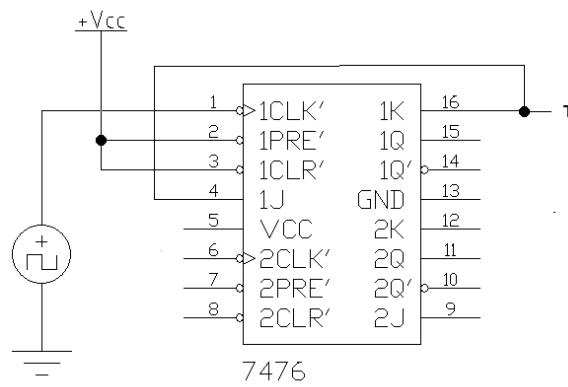
برای یک فلیپ فلاپ T داریم:

و برای یک فلیپ فلاپ JK داریم:

بنابراین اگر دو پایه J و K را به یکدیگر متصل کنیم، معادله مشخصه آن همانند یک فلیپ فلاپ T خواهد بود

روش انجام آزمایش

با متصل کردن پایه های L و K، مدار فلیپ فلاپ T را پیاده سازی کنید. قبل از High کردن \overline{Reset} و \overline{Preset} پایه \overline{Reset} را به زمین وصل کنید تا فلیپ فلاپ ری ست شود. سپس جدول تحریک آن را بدست آورید.



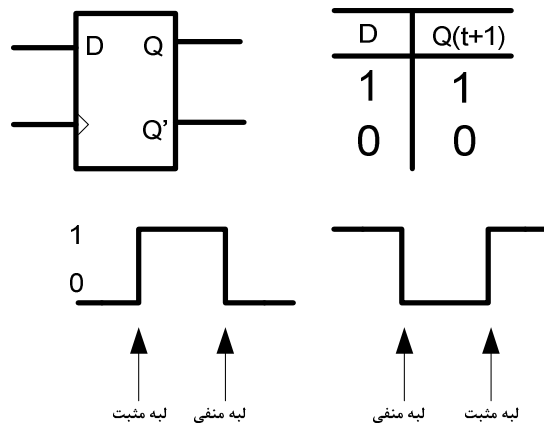
T	1Q	1Q'
0		
1		

آزمایش ۶- قسمت اول

موضوع آزمایش: طراحی شیفت رجیستر با استفاده از فلیپ فلاپ D

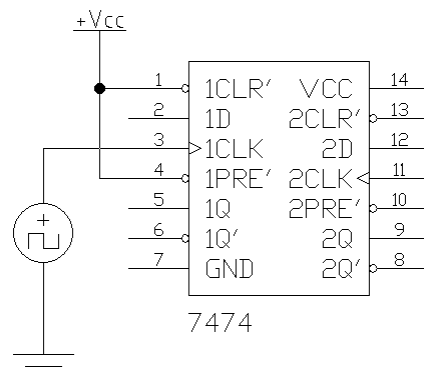
مباحث تئوری

همانطور که در مقدمه نیز اشاره شد، عناصر حافظه بکار رفته در مدارهای ترتیبی فلیپ فلاپ نام دارند. در واقع فلیپ فلاپ نوع خاصی لچ است که زمان تغییرات خروجی آن توسط پالس ساعت کنترل میشود. یک فلیپ فلاپ میتواند حساس به سطح و یا حساس به لبه پالس ساعت باشد. به علت مشکلاتی که فلیپ فلاپ حساس به سطح میتواند داشته باشد، از فلیپ فلاپ های حساس به لبه (انتقال پالس ساعت) استفاده میشود. سمبل گرافیکی و جدول تحریک یک فلیپ فلاپ D در شکل ۰ نشان داده شده است. همانطور که مشاهده میکنید حالت بعدی همواره با ورودی D برابر بوده و مستقل از حالت فعلی است.



روش انجام آزمایش

آی سی ۷۴۷۴ شامل دو فلیپ فلاپ D حساس به لبه مثبت می باشد که می توانند به صورت مجزا مورد استفاده قرار بگیرند. این آی سی شامل دو پایه \overline{Preset} و \overline{Reset} می باشد که در مد نرمال بایستی در وضعیت High باشند. بعد از مطالعه مشخصات مربوط به آی سی، مدار را بسته و با اعمال ورودیهای مناسب، جدول زیر را تکمیل کنید.



1D	1Q	1Q'
0		
1		

پرسش:

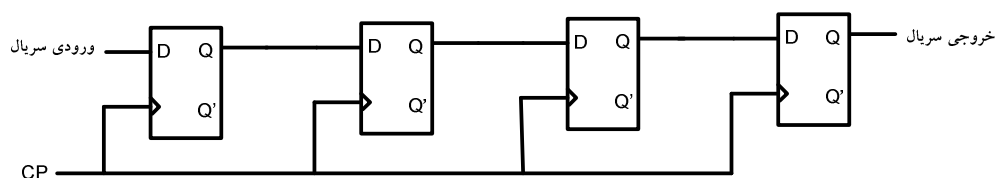
(۱) اگر دو پایه \overline{Preset} و \overline{Reset} در حالت High قرار داشته باشد، چه اشکالی ممکن است در عملکرد فلیپ فلاپ بوجود آید.

آزمایش ۶- قسمت دوم

موضوع آزمایش: طراحی شیفت رجیستر

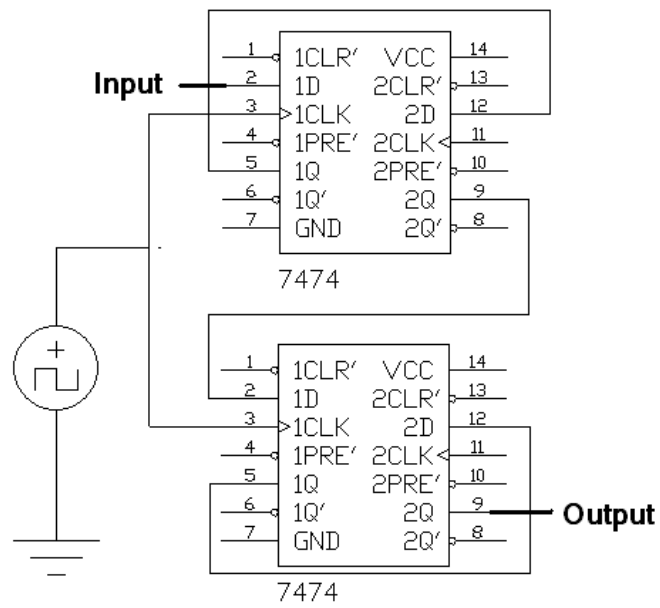
مباحث تئوری

یک ثبات که قادر است اطلاعات دودویی اش را به سمت راست یا چپ انتقال دهد، یک شیفت رجیستر نامیده میشود. ساده ترین شیفت رجیستر ممکن، همانطور که در شکل ۰ نشان داده شده است، فقط از فلیپ فلاپها تشکیل شده است. هر پالس ساعت محتوی ثبات را یک بیت به راست انتقال میدهد. ورودی سریال مشخص میکند که در طی عمل انتقال، چه مقداری به سمت چپ ترین فلیپ فلاپ وارد میشود.



روش انجام آزمایش

با استفاده از آی سی های ۷۴۷۴ که شمال فلیپ فلاپهای D می باشد، مدار یک شیفت رجیستر ۴ بیتی را بر روی برد ببندید. سپس با اعمال ورودی به مدار ("۱" یا "۰" منطقی)، عملکرد آن را مشاهده کنید.



آزمایش ۷

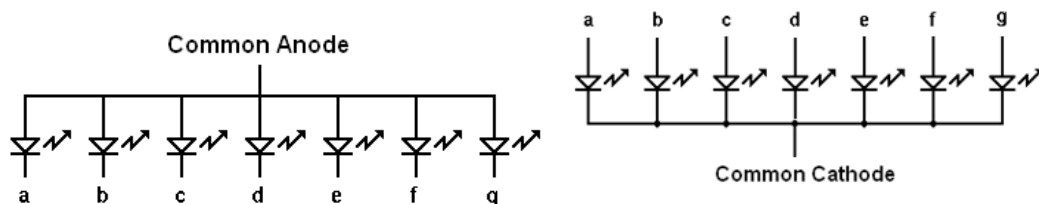
موضوع آزمایش: بررسی عملکرد نمایشگرهای هفت بخشی

وسایل و المانهای مورد نیاز: منبع تغذیه، بردبرد، نمایشگر ۷ بخشی ۷۷۳-۵۰۸۲، آی سی ۷۴۴۷ و مقاومت

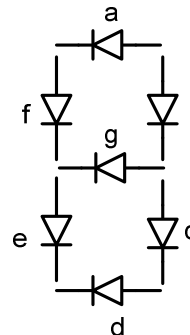
مباحث تئوری

نمایشگر هفت بخشی از هفت دیود منتشرکننده نور ساخته شده است. یک LED هنگامی که ولتاژ در ورودی آن به اندازه کافی مثبت تر از ولتاژ در کاتد باشد، روشن می شود. برای حداقل کردن سیگنالهای کنترل، آندها و یا کاتدهای LEDها معمولاً در یک نقطه مشترک به هم وصل شده اند و لذا آن را به ترتیب آند مشترک و یا کاتد مشترک می نامند.

در نمایشگر هفت قسمتی، برای محدود کردن جریان دیودها لازم است مقاومت‌های محدودکننده جریان به صورت سری با هر یک از قطعات نمایشگر قرار گیرند. این مطلب در شکل • نشان داده شده است. همانطور که در شکل • نشان داده شده است، یک نمایشگر هفت بخشی در واقع از هفت LED تشکیل شده است که برای نمایش اعداد مورد نظر بایستی مقادیر مناسب به پایه های آن اعمال شود. این مطلب در شکل • نشان داده شده است.

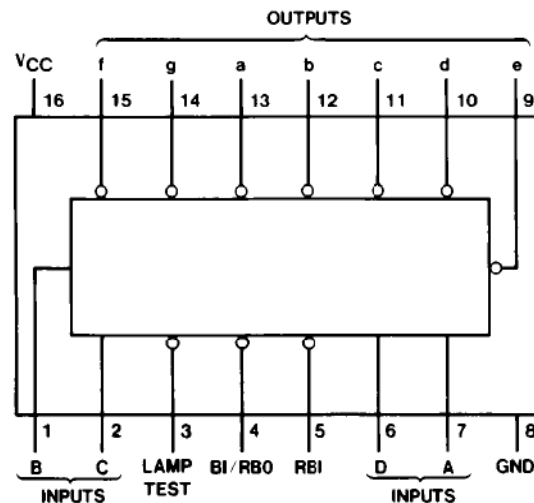


عدد نشان داده شده	a b c d e f g
	0000000
	0001100



دیکدر BCD به نمایشگر هفت بخشی

یک نمایشگر هفت بخشی برای نمایش هر یک از ارقام ۰ تا ۹ بکار میرود. یک دیکدر BCD به هفت بخشی رقم دهمی را به فرم BCD دریافت کرده و کد هفت بخشی مربوط به آن را تولید میکند.

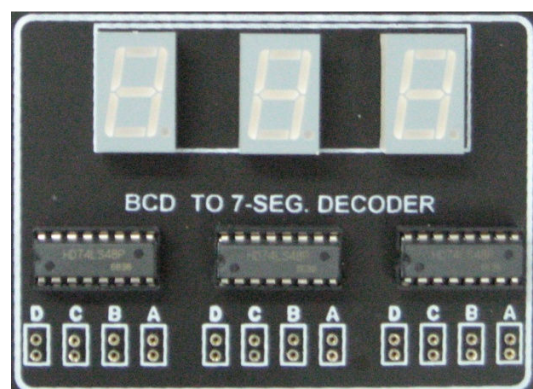


آی سی ۷۴۴۷ یک دیکدر/راه انداز BCD به هفت بخشی میباشد. این مدار دارای چهار ورودی برای رقم BCD است. ورودی D با ارزشترین و A کم ارزش ترین است. در نهایت رقم چهار بیتی BCD به کد هفت بخشی با خروجی های a تا g تبدیل میشود.

روش انجام آزمایش

با استفاده از نمایشگر ۷ بخشی ۷۷۳-۵۰۸۲ و آی سی درایور ۷۴۴۷ که در شکل زیر نشان داده شده است آزمایشهای زیر را انجام

دهید:



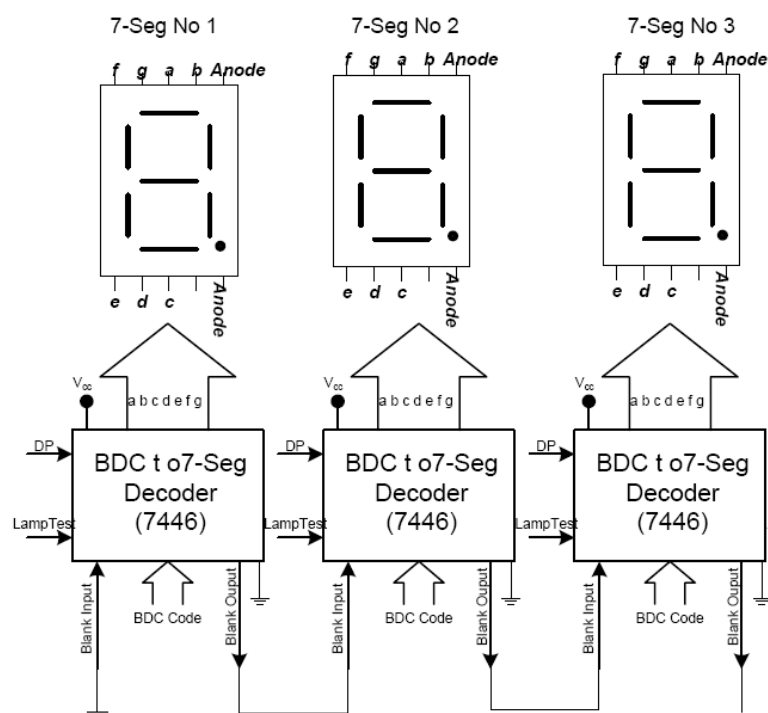
۱) با اتصال LOW کردن پایه LT (Lamp Test)، بایستی تمام LEDها روشن شود. این کار در واقع روشی برای تست کردن سالم بودن نمایشگر هفت بخشی میباشد.

۲) با اعمال ورودیهای مختلف، جدول زیر را تکمیل کنید.

مقدار پایه RBO	عدد نشان داده شده توسط 7-seg	DCBA
		0000
		0001
		0010
		0011
		0100
		0101
		0110
		0111
		1000

۳) پایه RBI را Low کنید و آزمایش قبل را تکرار کنید.

۴) با استفاده از نتایج آزمایش قبل، در شکل زیر مدار طوری طراحی شده است که صفرهای کم ارزش سمت چپ خاموش میشوند. به عنوان مثال، عدد 076 به صورت 76 نمایش داده میشود. این کار به علت صرفه جویی در مصرف توان و یا زیبایی نمایشگر انجام میشود. صحت عملکرد مدار را بررسی نمایید.



پرسش:

- (۱) روشی جهت تعیین نوع نمایشگر هفت قسمتی از نظر کاتد مشترک یا آند مشترک بودن و همچنین شناسایی پایه‌های آن ارایه کنید.
- (۲) به جای استفاده از هفت مقاومت، می‌توان از یک مقاومت R ، بین تغذیه و آند مشترک (در 7-SEG آند مشترک) یا پین زمین و کاتد مشترک (در 7-SEG کاتد مشترک) برای محدود کردن جریان استفاده نمود. مزایا و معایب این روش را بیان کنید.
- (۳) وقتی تعداد 7-SEG ها در یک کاربرد زیاد باشد، تعداد آی‌سی‌های مدار و بالطبع مصرف آن بالا می‌رود. روشی پیشنهاد کنید که به کمک یک آی‌سی درایور بتوان تعداد زیادی 7-SEG را راه‌اندازی کرد.

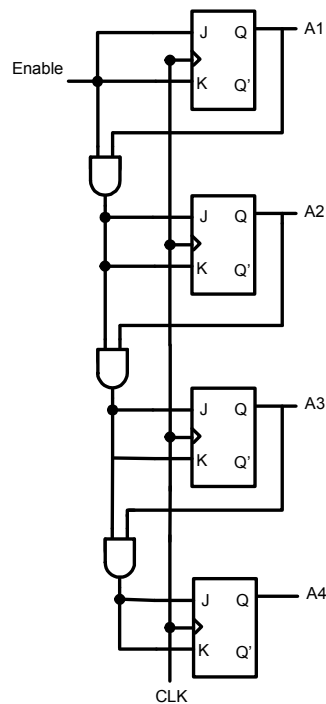
آزمایش ۸- قسمت اول

موضوع آزمایش: شمارنده دودویی سنکرون

مباحث تئوری

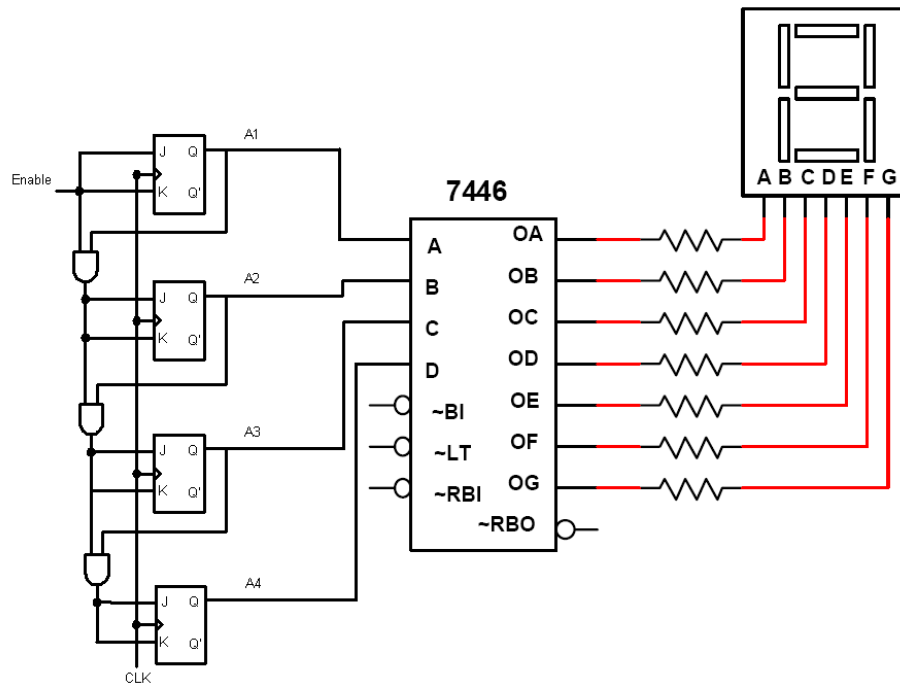
شمارنده های سنکرون به اینصورت از شمارنده های موج گونه تشخیص داده میشوند که پالسهای ساعت در آنها به ورودیهای CP کلیه فلیپ فلاپها متصل میشود. پالسهای مشترک بکار رفته در آنها بجای اینکه مثل شمارنده موج گونه هر فلیپ فلاپ را بترتیب و در یک زمان مجزا راه اندازی (تریگر) کند، کلیه فلیپ فلاپها را طور همزمان تریگر میکنند. در این بخش شمارنده های دودویی و دهمی مورد بررسی قرار میگیرند.

در شکل زیر یک شمارنده دودویی چهار بیتی سنکرون نشان داده شده است. شمارنده های دودویی سنکرون دارای یک الگوی منظم هستند و میتوان آنها را بسادگی با فلیپ فلاپهای مکمل ساز (فلیپ فلاپ T یا JK) و گیت ها ساخت. یک شمارنده n بیتی شامل n فلیپ فلاپ بوده و قادر به شمارش از 0 تا $2^n - 1$ میباشد. اگر ورودی توانا ساز ۱ باشد، مدار شروع به شمارش میکند. در شکل زیر یک بالا شمار دودویی نشان داده شده است. نحوه عملکرد مدار را توضیح دهید.



روش انجام آزمایش

شمارنده شکل زیر را با استفاده از آی سی ۷۴۷۶ (JK F.F.) بسازید. خروجیهای شمارنده را با استفاده از مدار درایور به نمایشگر هفت بخشی متصل کرده و خروجی را مشاهده کنید. توجه کنید که برای مشاهده خروجی بایستی فرکانس CLK تا حد امکان کم باشد.

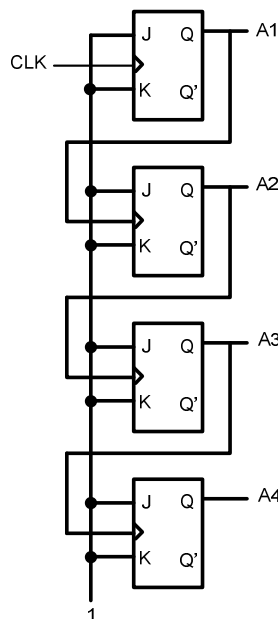


آزمایش ۸- قسمت دوم

موضوع آزمایش: طراحی شمارنده دودویی موج گونه

مباحث تئوری

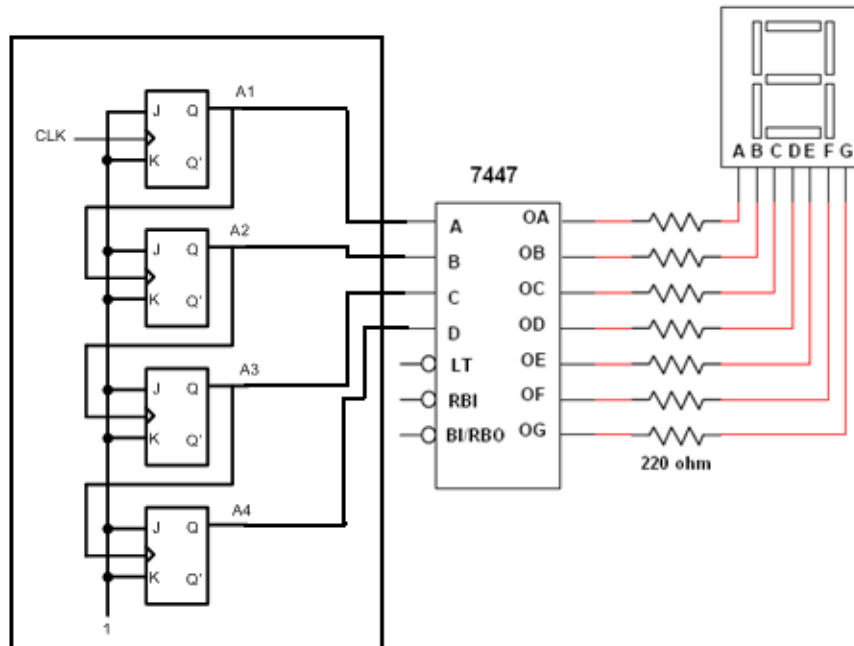
در یک شمارنده موج گونه، سیگنال خروجی یک فلیپ فلاپ منبعی برای راه اندازی فلیپ فلاپهای دیگر است. به عبارت دیگر، ورودی CP کلیه فلیپ فلاپها (به استثنای اولی) بجای اینکه بوسیله پالسهای ساعت تحت تاثیر واقع شود، توسط انتقال حالتی که در دیگر فلیپ فلاپها رخ میدهد، تحت تاثیر قرار میگیرد. یک شمارنده موج گونه دودویی که با استفاده از فلیپ فلاپ JK طراحی شده است، در شکل زیر نشان داده شده است. کلیه ورودیهای J و K، ۱ هستند. نحوه عملکرد شمارنده را توضیح دهید.



روش انجام آزمایش

شمارنده شکل زیر را که یک شمارنده موج گونه دودویی میباشد را با استفاده از آی سی ۷۴۷۶ (JK F.F.) بسازید. خروجیهای شمارنده را با استفاده از مدار درایور به نمایشگر هفت بخشی متصل کرده و خروجی را مشاهده کنید. توجه کنید که برای مشاهده خروجی بایستی فرکانس CLK تا حد امکان کم باشد.

شمارنده چهار بیتی



پرسش:

(۱) با چه تغییراتی میتوان شمارنده طراحی شده را به یک پائین شمار تبدیل کرد؟

فصل سوم

آزمایشهای دیجیتال (۲)

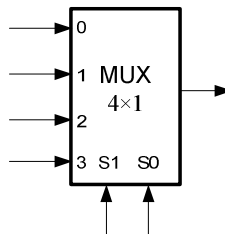
آزمایش ۹- قسمت اول

موضوع آزمایش: آشنایی با مالتی پلکسر 8×1

مباحث تئوری

مولتی پلکسر به معنی انتقال تعداد زیادی از واحدهای اطلاعاتی بر روی تعداد کمتری از کانال ها یا خطوط است. یک مولتی پلکسر دیجیتال، یک مدار ترکیبی است که اطلاعات دودویی را از میان یکی از چند خط ورودی انتخاب کرده و آن را به یک خط خروجی هدایت می نماید. انتخاب یک خط ورودی ویژه بوسیله مجموعه ای از خطوط انتخاب کنترل میشود.

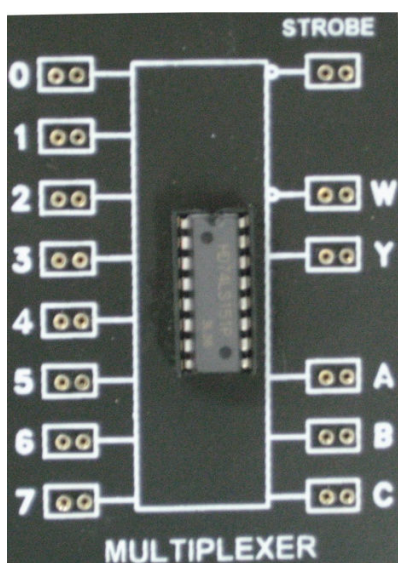
یک مولتی پلکسر ۴ به ۱ در شکل ۰ نشان داده شده است. مشابه دیگرها، آی سی های مولتی پلکسر نیز میتوانند برای کنترل عملیات خود دارای یک ورودی تواناساز باشند. بدین ترتیب که اعمال یکی از دو حالت دودویی به ورودی تواناساز باعث غیر فعال شدن خروجی میشود و در حالت دیگر (حالت فعال) مدار بصورت یک مولتی پلکسر معمولی کار خواهد کرد.



روش انجام آزمایش

آی سی ۷۴۱۵۱ یک مولتی پلکسر 8×1 می باشد. با مطالعه دیتابوک آی سی و با اعمال ورودی

جدول زیر را تکمیل کنید. برای مشاهده خروجی می توانید از LED استفاده کنید.



آی سی مولتی پلکسر ۶ به ۱

CBA	Y
000	؟
010	؟
100	؟
101	؟
110	؟

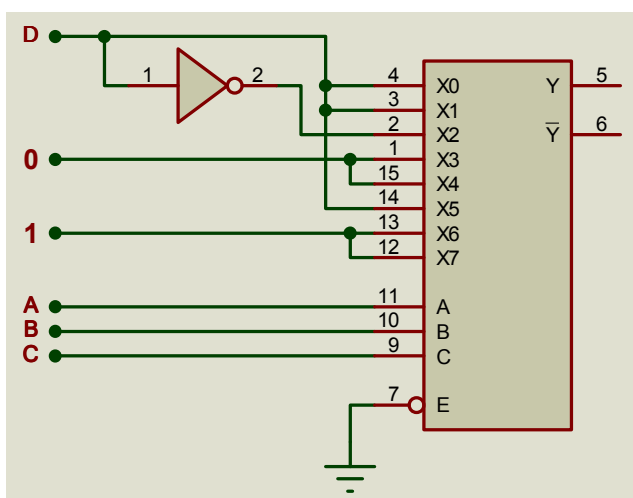
آزمایش ۹- قسمت دوم

موضوع آزمایش: پیاده سازی توابع منطقی با استفاده از مولتی پلکسر

وسایل و المانهای مورد نیاز: منبع تغذیه، بردبورد، آی سی ۷۴۱۵۱ و ۷۴۰۰

روش انجام آزمایش

همانند دیکدرها، از مولتی پلکسرها میتوان برای پیاده سازی توابع منطقی استفاده کرد. برای استفاده از مالتی پلکسرها در پیاده سازی مدارها و توابع منطقی، مطالعه مجدد و شناخت مالتی پلکسرها و مدارات داخلی آن ضرورت دارد. با استفاده از مولتی پلکسر ۷۴۱۵۱ و یک گیت NOT، مدار شکل زیر را که تابع زیر را پیاده سازی میکند را ببینید و سپس با اعمال ورودیهای مناسب، جدول را تکمیل کرده و صحت عملکرد آن را تحقیق کنید. برای مشاهده خروجی از LED استفاده نمائید.



DCBA	Y
0000	؟
0100	؟
0101	؟
1011	؟
1101	؟
1111	؟

پرسش

۱) چگونه میتوان با استفاده از مولتی پلکسرهایی 8×1 و 2×1 ، یک مولتی پلکسر 16×1 طراحی کرد؟

آزمایش ۱۰

موضوع آزمایش: اندازه گیری مد پارازیت و مقادیر T_{PLH} و T_{PLH}

مباحث تئوری

گنجایش خروجی

گنجایش خروجی یک گیت مشخص کننده تعداد بارهای استاندارد است که بدون ایجاد اختلالی در کار معمولی آن، قابل وصل شدن به خروجی گیت میباشد. خروجی هر گیت معمولاً به ورودی گیت‌های دیگر متصل میگردد. خروجی هر گیت مقدار محدودی از جریان را تهیه میکند و اگر مقدار بار از این حد معین فراتر برود گوئیم گیت دچار فراربار شده است و ممکن است سبب آسیب دیدن گیت شود. بنابراین گنجایش خروجی حداکثر تعداد ورودیهایی را که قابل اتصال به خروجی یک گیت است را مشخص میکند که بر حسب یک عدد بیان میگردد.

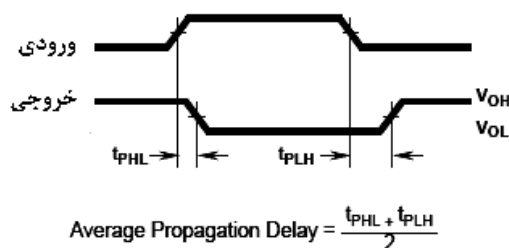
توان تلف شده

هر مدار الکترونیکی به توان معینی برای کار نیاز دارد. توان مصرفی پارامتری است بر حسب میلی وات (mw) و نشان دهنده توان منتقل شده از منبع تغذیه به گیت است. مقدار توان تلف شده در گیت از ولتاژ تغذیه (V_{CC}) و جریان کشیده شده بوسیله مدار (I_{CC}) بدست می آید:

$$P_D(\text{avg}) = I_{CC}(\text{avg}) \times V_{CC}$$

تاخیر انتشار

تاخیر انتشار یک گیت منطقی متوسط زمان تاخیری است که طی آن تغییر سیگنال در ورودی به خروجی منتقل گردد. زمان تاخیر سیگنال بین ورودی و خروجی وقتی که خروجی از سطح بالا به سطح پائین تغییر حالت دهد را t_{PHL} گویند. بطور مشابه، وقتی که خروجی از سطح پائین به بالا برود، تاخیر را t_{PLH} می نامند. مرسوم است که زمان تاخیر بصورت فاصله زمانی نقاطی از منحنی ورودی و خروجی که در نقطه ۵۰ درصد از زمان گذار قرار دارند اندازه گیری میشود. در شکل این دو پارامتر نشان داده شده اند.



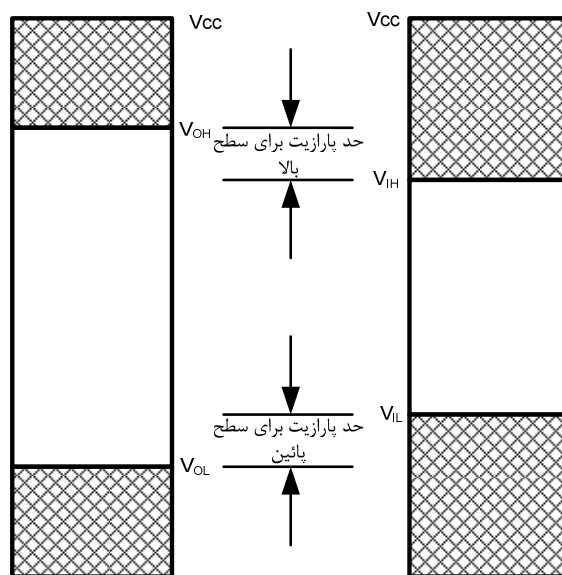
حد پارازیت

در صنعت و سایر مکانهای مشابه، سیگنالهای الکتریکی نامطلوبی قادر به القاء ولتاژ در سیمهای رابط بین مدارهای منطقی هستند. این سیگنالهای ناخواسته پارازیت خوانده میشوند. حد پارازیت هم حداکثر ولتاژ پارازیتی است که به سیگنال ورودی اضافه شده ولی سبب تغییر ناخواسته ای در خروجی مدار نمی گردد.

در شکل زیر حد پارازیت برای سطح بالا و حد پارازیت برای سطح پائین نشان داده شده است، که در آن:

- $V_{IL}(\text{Max})$: حداکثر ولتاژ ورودی گیت که به عنوان ۰ در نظر گرفته میشود.
- $V_{IH}(\text{Min})$: حداقل ولتاژ ورودی گیت که به عنوان ۱ در نظر گرفته میشود.
- $V_{OL}(\text{Max})$: حداکثر ولتاژ خروجی گیت که به عنوان ۰ در نظر گرفته میشود.
- $V_{OH}(\text{Min})$: حداقل ولتاژ خروجی گیت که به عنوان ۱ در نظر گرفته میشود.

برای جبران هر سیگنال پارازیت، مدار باید طوری طراحی شود که V_{IL} بزرگتر از V_{OL} و V_{IH} کمتر از V_{OH} باشد. حد پارازیت تفاضل $V_{OH}-V_{IH}$ و یا $V_{IL}-V_{OL}$ (هر کدام که کوچکتر باشد) است.

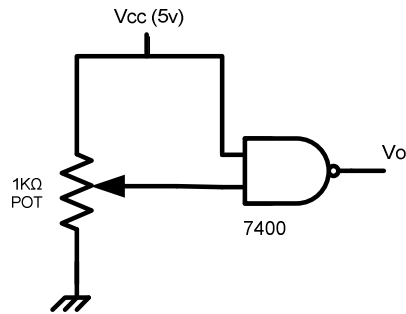


روش انجام آزمایش

۱) ابتدا با استفاده از دیتابوک TTL مشخصات آی سی 7400 را مطالعه کنید. مقادیر $V_{IL}, V_{IH}, V_{OL}, V_{OH}$ را از دیتابوک یادداشت کنید. مدار شکل زیر را ببندید. در این مدار، پتانسیومتر به منظور تنظیم دقیقتر ولتاژ ورودی بکار رفته است. با تغییر پتانسیومتر، ولتاژ ورودی به پایه دوم گیت را به آرامی از ۰ تا ۵ ولت تغییر داده و مقادیر $V_{IL}, V_{IH}, V_{OL}, V_{OH}$ را تعیین کنید. برای اندازه گیری مقادیر ورودی و خروجی میتوانید

از اسیلوسکوپ استفاده نمائید. توجه کنید که در محدوده ای از ولتاژ ورودی، خروجی شروع به نوسان میکند. این محدوده را بدست آورید.

علت نوسانان چیست؟



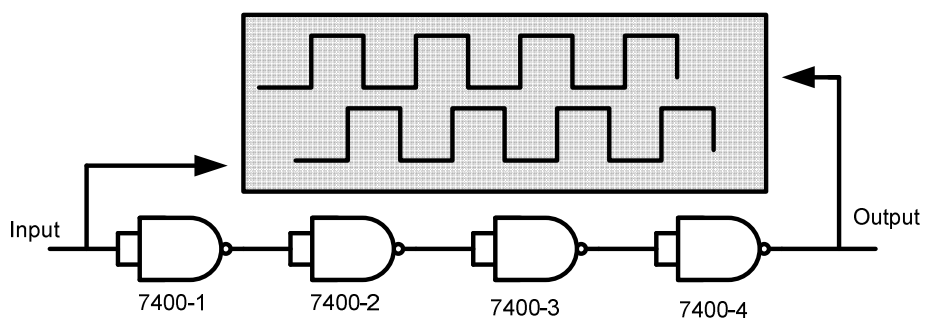
حد پارازیت	مقادیر تئوری	مقادیر عملی
V_{OH}		
V_{OL}		
V_{IH}		
V_{IL}		

۲) با استفاده از دیتابوک TTL مقادیر T_{PLH} و T_{PHL} را برای آی سی ۷۴۰۴ بدست آورید. سپس با استفاده از ۵ معکوس کننده مدار شکل زیر را بر روی بردبورد ببندید. در این آزمایش هدف بدست آوردن مقادیر T_{PLH} و T_{PHL} میباشد. با اعمال یک موج مربعی با فرکانس 100KHz به ورودی مدار، ورودی و خروجی را بر روی اسیلوسکوپ مشاهده نمائید و با استفاده از توضیحات ارائه شده در بخش قبل، مقادیر T_{PLH} و T_{PHL} را بدست آورید. برای بدست آوردن میانگین زمان انتقال میتوانید از رابطه زیر استفاده کنید:

$$T_p = \frac{T_{PHL} + T_{PLH}}{2}$$

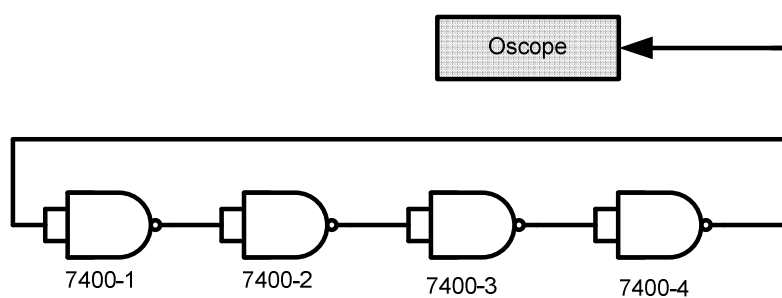
گیت ۷۴۰۴	مقادیر تئوری	مقادیر عملی
T_{PLH}		
T_{PHL}		
T_p		

واضح است که شکل موج خروجی دقیقا همانند شکل موج ورودی خواهد بود، فقط با این تفاوت که دارای تاخیر زمانی میباشد.



تحقیق

- با اتصال ورودی و خروجی در مدار قبلی میتوان یک اسیلاتور طراحی نمود. طرز کار اسیلاتور را توضیح داده و رابطه فرکانس نوسان با تعداد و تاخیر گیتها را بدست آورید.

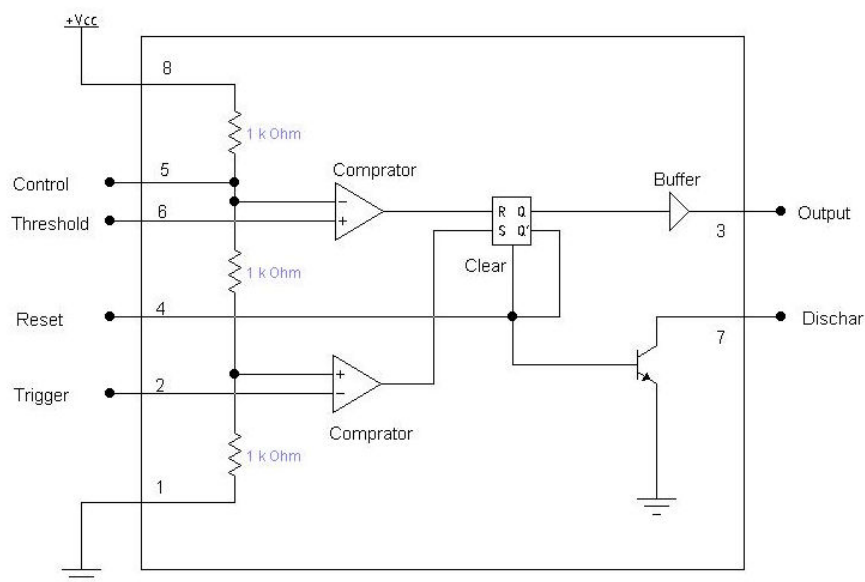


آزمایش ۱۱

موضوع آزمایش: آشنایی با آی سی ۵۵۵

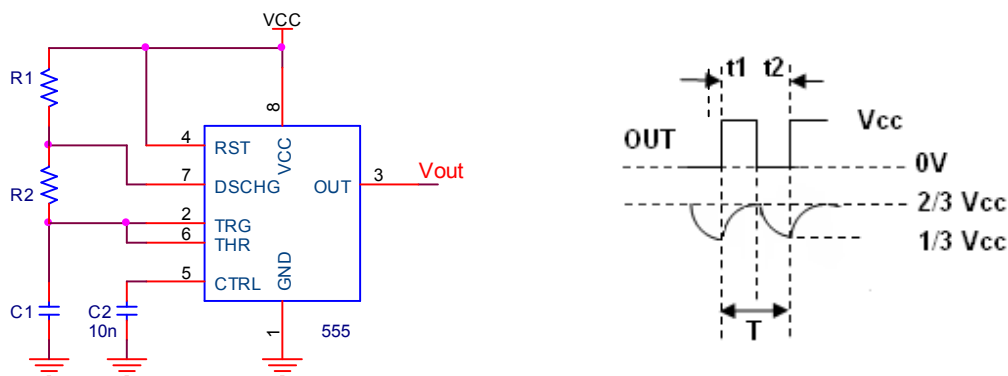
مباحث تئوری

آی سی ۵۵۵ یک تایمر دقیق است که مدار داخلی آن در شکل ۱ نشان داده شده است. ولتاژ تغذیه این مدار بین ۵ تا ۱۵ ولت می تواند تغییر کند. این آی سی متشکل از دو مقایسه گر ولتاژ و یک فلیپ فلاپ RS است. تقسیم ولتاژ $V_{CC}=5V$ بوسیله سه مقاومت برای تولید $\frac{1}{3}V_{CC}$ و $\frac{2}{3}V_{CC}$ در ورودیهای مقایسه گرها انجام شده است. خروجی هر مقایسه گر هر وقت که ورودی بالایی نسبت به پایینی در ولتاژ بیشتری باشد، در منطق ۱ خواهد بود. وقتی که ولتاژ آستانه در پایه ۶ بیشتر از $\frac{2}{3}V_{CC}$ شود، مقایسه گر فوقانی فلیپ فلاپ را پاک کرده و خروجی حدود صفر ولت می شود. وقتی که ورودی تریگر در پایه ۲ کمتر از $\frac{1}{3}V_{CC}$ شود، مقایسه گر پایینی فلیپ فلاپ را SET کرده و خروجی به حدود ۵ ولت می رسد. وقتی که خروجی در سطح پایین باشد Q' در سطح بالا بوده و پیوند بیس امیتر به طور مستقیم تغذیه می گردد و در اثر اشباع ترانزیستور پایه دشارژ به پایه GND وصل می شود



شکل ۱- مدار داخلی آی سی ۵۵۵

شکل ۲ آی سی ۵۵۵ را در حالت آستانه نشان می‌دهد.



شکل ۲

در این مدار داریم:

$$t_1 = (\ln 2)(R_1 + R_2)C_1$$

$$t_2 = (\ln 2)R_2C_1$$

$$T = (\ln 2)(R_1 + 2R_2)C_1$$

$$Duty_Cycle = \frac{R_1 + R_2}{R_1 + 2R_2}$$

$$f = \frac{1}{T} = \frac{1.44}{(R_1 + 2R_2)C_1}$$

روش انجام آزمایش

آزمایش: به کمک تایمر ۵۵۵ یک سیگنال مربعی با فرکانس ۶۰ هرتز و Duty Cycle دلخواه تولید نمایید. در طراحی به

محدودیت المانهای مدار توجه داشته باشید.

MIN R_1 or R_2 : $1K\Omega$

MAX $R_1 + R_2$: $3.3M\Omega$

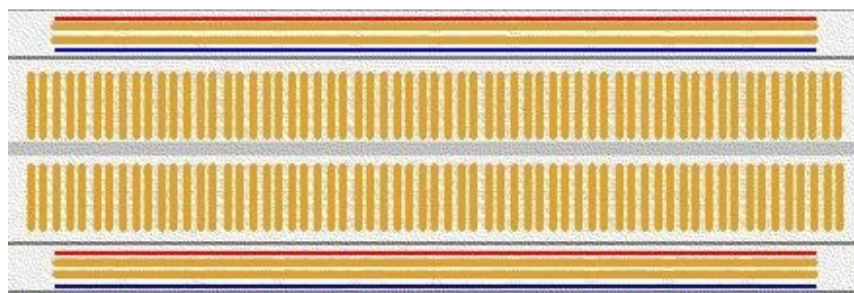
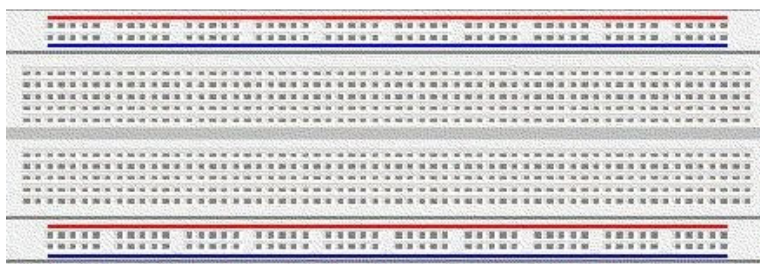
MIN C : $500pF$

MAX C : LIMITED BY LEAKAGE

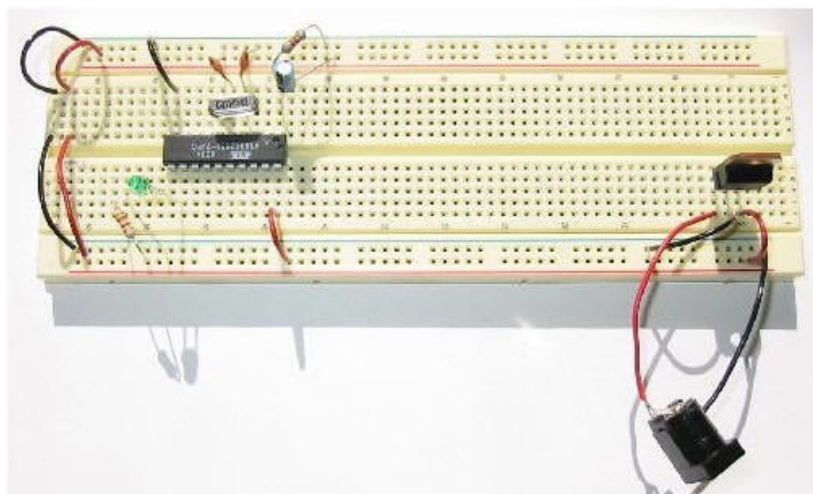
پیوست

برد بور

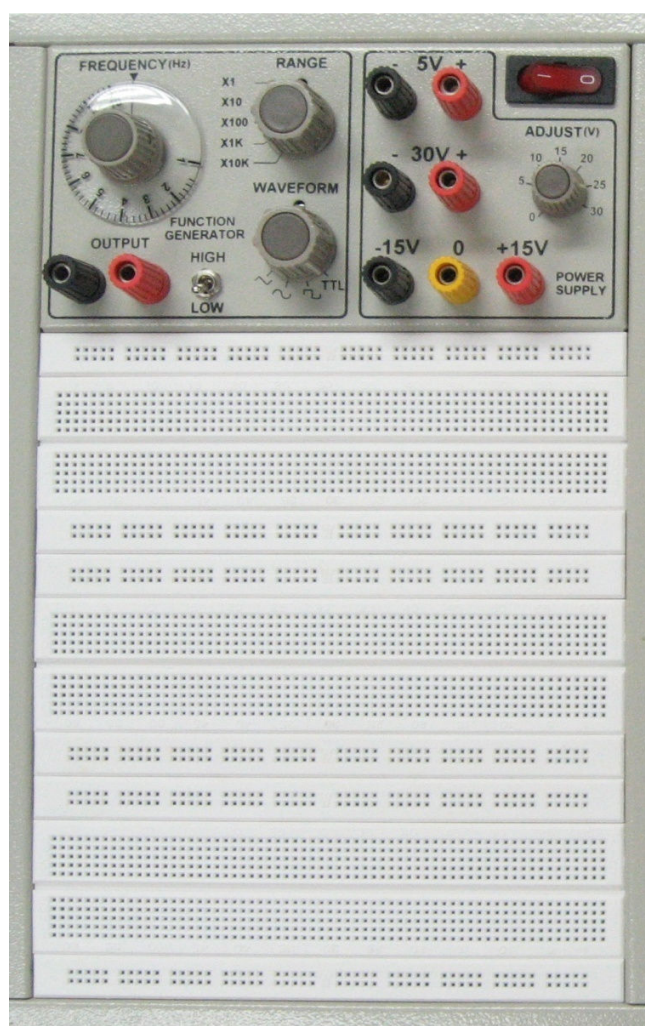
برد بور Bread Board از تعداد زیادی سیم ردیف شده ی فلزی (معمولا مسی) ساخته شده است، که در زیر برد ردیف شده اند. ردیف های فلزی همانند شکل زیر با هم موازی هستند. این ردیف ها سوراخ های روی برد را به هم متصل می نمایند که باعث آسان تر شدن اتصال قطعات برای ساخت مدارها می شود. برای استفاده از برد بور (Bread Board) پایه های قطعات را در حفره های آن فرو کنید. هر حفره به یکی از ردیف های زیر برد متصل شده است.



هر سیم تشکیل یک گره می دهد، گره نقطه ای از مدار است که دو قطعه به هم اتصال می یابند. اتصال بین قطعات مختلف با قرار دادن پایه ی آن ها در گره مشترک تشکیل می شود. روی برد بور، گره سطری از حفره هایی است که توسط ردیف فلزی اتصال یافته است. سطر های بالا و پایین معمولا برای اتصال منابع تغذیه استفاده می شود. باقی مدار توسط قرار دادن قطعات و اتصال آن ها با یکدیگر توسط سیم ها تشکیل می شود. چیپ هایی که پایه های زیادی دارند (آی سی ها) را در وسط برد قرار دهید و نیمی از پایه ها را روی یک طرف و نیمی دیگر را روی طرف دیگر قرار دهید. برای درک بهتر مطلب به شکل زیر توجه نمایید. سوراخهای قرار گرفته در نیمه بالایی برد بطور عمودی به هم متصل هستند و می توان پایه های عناصر مختلفی که باید به هم متصل باشند را در سوراخهای عمودی قرار داد و مدار را بست.



در برد دیجیتال موجود در آزمایشگاه حدود سه برد مورد موجود است که دانشجویان می توانند در صورت نیاز برای بستن مدارها یا تست قطعات از آنها استفاده نمایند. در شکل زیر این بردها قابل مشاهده هستند.



برد آموزشی دیجیتال

بردهای آموزشی موجود در آزمایشگاه‌های دیجیتال دانشگاه پیام‌نور در سراسر کشور مشابه و یکسان است. این بردها دارای منابع تغذیه، مولد پالس مربعی، سینوسی و مثلثی است. بنابراین نیازی به استفاده از سیگنال ژنراتور برای تولید سیگنال‌های با شکل موج‌ها و فرکانس‌های متفاوت نمی‌باشد. در این بردها تمامی اتصالات از زیر برقرار شده و دانشجو نیازی به بستن کل مدار و همه سیم‌کشی‌ها ندارد. تنها آی‌سی‌های مورد نیاز و سرهای اتصال ورودی و خروجی آنها بر روی برد و در اختیار دانشجویان قرار گرفته‌اند. این برد دارای امکانات دیگری همچون برد بورد، نمایشگر هفت قطعه‌ای، سوئیچ‌ها و تعدادی LED می‌باشد که انجام آزمایش‌ها را سریع‌تر و مفهوم‌تر خواهد کرد. جهت اطلاع بیشتر، در شکل زیر تمامی قسمت‌های این برد قابل مشاهده هستند.

